

## 简介

本文档提供有关从 dsPIC33CK 器件移植到 dsPIC33AK 器件的信息，其中重点介绍以下内容：

- 主要特性和改进
- 系统级移植的关键信息
- 获得重大更新的外设/特性
- 变化不大但性能增强的外设/特性
- 软件移植

请注意，某些特性可能无法使用。有关更多详细信息，请参见具体器件数据手册。可从 Microchip 网站下载器件数据手册和勘误表：<https://www.microchip.com>。

# 目录

简介.....	1
1. 主要特性.....	3
2. 系统移植.....	4
3. 重要移植注意事项.....	5
3.1. CPU.....	5
3.2. FPU.....	6
3.3. 存储器构成.....	6
3.4. 程序存储器.....	6
3.5. 数据存储器.....	6
3.6. 配置位.....	7
3.7. 中断控制器.....	7
3.8. 时钟发生器/振荡器.....	7
3.9. 安全性.....	8
3.10. 外设访问控制.....	8
3.11. ADC.....	8
3.12. BiSS.....	8
3.13. DMA.....	9
3.14. 端口/IOIM.....	9
3.15. PMU.....	9
4. 次要移植注意事项和性能增强.....	10
4.1. PWM.....	10
4.2. CBG.....	10
4.3. 运放.....	10
4.4. 比较器和 DAC.....	10
4.5. I <sup>2</sup> C.....	10
4.6. UART.....	10
4.7. MCCP/SCCP.....	11
5. 软件移植.....	12
Microchip 信息.....	13
商标.....	13
法律声明.....	13
Microchip 器件代码保护功能.....	13

## 1. 主要特性

与 dsPIC33CK 器件系列相比，dsPIC33AK 器件系列包含许多新特性和变化。在适用的情况下，针对 dsPIC33CK 系列器件开发的代码只需按照本文档所述进行适当的改动即可移植到 dsPIC33AK 系列器件。dsPIC33AK 系列器件具有许多改进和新功能，例如：

- CPU 速度更高（200 MIPS）且支持额外的指令
- 单精度和双精度硬件浮点单元（Floating-Point Unit, FPU）
- 指令升级至 32 位宽度
- 数据总线升级至 32 位宽度
- 数据、程序和特殊功能寄存器（Special Function Register, SFR）空间形成不重叠的统一存储器映射
- 2 KB 指令高速缓存
- 时钟发生器结构，包括可配置的备用振荡器源
- 附加时钟监视器
- 中断控制器，包括可合并和可移动的 IVT
- 改进型安全模块
- ADC 速度更高（40 MSPS）
- 双向串行同步（Bidirectional Serial Synchronous, BiSS）协议模块
- I/O 完整性监视器（IO Integrity Monitor, IOIM）
- 性能监视单元（Performance Monitor Unit, PMU）
- 附加偏流发生器（Current Bias Generator, CBG）
- 功能安全增强功能

## 2. 系统移植

本章介绍系统级（即，不针对特定模块或外设）的一般特性和主题，以帮助用户在两个系列之间进行移植。下面列出了系统移植的主要注意事项：

- 引脚分配已发生变化，包括增加了电源/接地对。
- 配置位已发生变化，现在分为两个段，一个段专用于器件的操作，另一个段专用于安全性。
  - 配置位现在位于绝对地址处。
  - 此外，每个配置段还包含一个备用配置段。
  - 许多配置位已移至 SFR 空间。
- SFR 地址已发生变化，包括许多 16 位 dsPIC33CK 寄存器已组合成一个 32 位 dsPIC33AK 寄存器。
- 外设引脚选择（Peripheral Pin Select, PPS）映射已重新排列。
- 中断向量已重新排列。

### 3. 重要移植注意事项

本文档的每一部分介绍 dsPIC33AK 器件系列的一种外设或主要特性。有关新增模块或增强型模块的更多信息，请参见具体器件的“dsPIC33AK 系列数据手册”（可访问 [www.microchip.com](http://www.microchip.com) 获取）。本章涵盖的主题包括：

- CPU
- FPU
- 存储器构成
- 程序存储器
- 数据存储器
- 配置位
- 中断控制器
- 时钟发生器/振荡器模块
  - 时钟监视器
- 安全性
- ADC
- BiSS
- DMA
- 端口/GPIO
  - IO 完整性监视器
- PMU

#### 3.1 CPU

dsPIC33AK 系列器件的 CPU 架构采用 5 级互锁指令流水线、推测执行和预取转移预测，可缩短条件转移延时。此外，还实现了 2 KB 指令高速缓存以缩短访问时间。由于架构发生变化，振荡器频率现在等于指令周期频率（MHz = MIPS）。dsPIC33AK 器件具有 16x32 位 W 寄存器和 2x72 位累加器。此外，还包含 7 个用于 W0-W7 的备用现场（每个中断优先级（Interrupt Priority Level, IPL）各 1 个），以及 7 个用于 2x72 位累加器、RCOUNT 和 CORCON 的备用现场。

该内核采用混合大小的 16/32 位指令集来实现选择性优化，这在保持向后兼容性的同时得到了显著的改进。值得注意的变化包括 REPEAT{W} 指令支持更大计数，DTB 指令取代了 DO 循环结构，以便实现无限嵌套循环。MIN 和 MAX 原先是 dsPIC33CK 中的指令，但现在已更新为针对 W 寄存器操作增加了数据限制。

此外，还增强了对 DSP 的支持。由于采用 32 位架构，因此乘法器为 33x33 位。累加器也没有映射到存储器，而是支持直接寻址。MAC 指令也得到了改进。MAC 指令现在可以使用任何 W 寄存器，而且不需要预取，这在语法方面有很大帮助。

此外，dsPIC33AK 器件还具有一个专用于单精度和双精度浮点运算的硬件模块，称为浮点单元（FPU）。该 FPU 在其自己的流水线上运行，处理速度更快、更高效。

表 3-1. dsPIC33CK 与 dsPIC33AK 的 CPU 对比

特性	dsPIC33CK	dsPIC33AK
速度	100 MHz	200 MHz
流水线	1 级	5 级
备用寄存器现场	4	7
分页寄存器	有：TBLPAG、DSRPAG、DSWPAG 和 YPAG	无：直接寻址

表 3-1. dsPIC33CK 与 dsPIC33AK 的 CPU 对比 (续)

特性	dsPIC33CK	dsPIC33AK
工作寄存器	16 x 16 位	16 x 32 位
累加器	2 x 40 位	2 x 72 位
值得注意的新指令	-	DTB、MIN、MAX、MOVIF 和 DISICTL(W)

### 3.2 FPU

浮点单元 (FPU) 是一种采用装载-存储架构的硬件模块, 旨在提供完全符合 IEEE 754-2019 标准的单精度和双精度 FPU。得益于 FPU 的加入, CPU 现在可以取指、对指令进行解码并向 FPU 发起浮点运算。FPU 随后使用其自己独立的装载-存储指令流水线来执行指令。这样, CPU 与 FPU 便可同时执行各自的指令, 但前提是未发生数据冒险导致流水线停止。由于 CPU 与 FPU 相互独立, 因此 FPU 操作数和结果对于 FPU 来说为本地数据。CPU 使用专用的传送指令与 FPU 之间来回传送数据, 并且可基于 FPU 状态进行条件转移。

FPU 具有 32x32 位 F 寄存器 (FPU 工作寄存器), 用于单精度运算。如果使用双精度运算, FPU 将利用现有 F 寄存器来实现 16x64 位 F 寄存器。除了用于 FCR 和 FSR 的备用现场之外, 还有 7 个用于 F0-F7 的备用现场。

### 3.3 存储器构成

总线矩阵 (BMX) 模块的两个新特性分别为可从 RAM 执行代码以及支持多种以不同速度工作的外设总线。

以前, 在 dsPIC33CK 器件中, 所有特殊功能寄存器 (SFR) 都采用同一时钟速度的总线。但现在, 在 dsPIC33AK 器件中, 共有三种以不同速度工作的外设总线, 以便优化总线访问需求。这三种总线分别为快速总线 (1:1 系统时钟)、标准总线 (1:2 系统时钟) 和慢速总线 (1:4 系统时钟)。

### 3.4 程序存储器

dsPIC33AK 器件的闪存架构发生了重大变化, 主要是由于架构增加到了 32 位。指令字从 24 位增加到了 32 位。此外, dsPIC33AK 器件还每次写入四个指令字, 可以将其视为一个 128 位的四字。由于闪存中还包含纠错码 (Error Correcting Code, ECC), 因此总位宽为 140 位。其中具体包括 9 位 ECC、3 个保留位和 128 位四字。dsPIC33AK 闪存现在已集成到统一存储器映射中, 因此支持直接寻址, 无需表页、表读和表写。这些特性与 ECC 寄存器和强制错误注入功能一起为功能安全提供支持。此外, 闪存还具有循环冗余校验 (Cycle Redundancy Check, CRC) 功能, 用于校验闪存内容。

表 3-2. dsPIC33CK 与 dsPIC33AK 的程序存储器对比

特性	dsPIC33CK	dsPIC33AK
指令字	24 位	32 位
闪存行	128 IW (3072 位)	128 IW (4096 位)
闪存页	1024 IW (24576 位)	1024 IW (32768 位)
统一存储器映射	无, 需要表页、表读和表写	有, 直接寻址
纠错码 (ECC)	有	有
ECC 错误注入	有	有
闪存循环冗余校验 (CRC)	-	有
指令高速缓存	-	有

### 3.5 数据存储

dsPIC33AK 的数据存储器集成到统一存储器映射中, 因此支持直接访问地址, 不像 dsPIC33CK 器件需要扩展数据空间 (Extended Data Space, EDS)。但有一点与 dsPIC33CK 器件类似, 即有两个 SRAM 块: X 和 Y。此外, dsPIC33AK 还新增了读写 Y RAM 的功能。dsPIC33AK 器件的另一项新特性是可以从 RAM 执行, 从而缩短关键代码的指令周期延时。以前仅在闪存上可用的功能现在也适用于 RAM, 例如 RAM 上的 ECC, 包括基于 DED 事件的总线错误和基于 SEC 事件的中断。此外, RAM ECC 还支持错误注入, 用于实现功能安全。具有 ECC 的 RAM 包括 32 位数据和 7 位 ECC, 同时仍支持 16 位和 8 位写操作。

### 3.6 配置位

dsPIC33AK 器件的配置位也包含在统一存储器映射中。而 dsPIC33CK 器件的配置位始终是程序存储器的最后一行。dsPIC33AK 器件的配置位现在位于绝对地址处。整个配置区域划分为两个不同的区域。第一个区域包含与器件操作相关的配置位。第二个区域专用于器件的安全选项。时钟配置位已移至 SFR 空间，并且有些配置位已不复存在。在已删除的配置位中有一个值得注意，即要求用户指定使用哪个编程引脚对进行调试的配置位。现在，这项任务基于之前成功的编程会话自动完成。

### 3.7 中断控制器

dsPIC33AK 器件上的中断控制器发生了重大变化。dsPIC33CK 器件中的备用中断向量表（Alternate Interrupt Vector Table, AIVT）已被可重映射中断向量表（Remappable Interrupt Vector Table, RIVT）取代。与在引导段中固定的 AIVT 不同，RIVT 允许使用 IVTBASE 寄存器将向量表重定位到存储器映射中的任何位置。此外，还引入了合并中断向量表（Collapsed Interrupt Vector Table, CIVT），作为可通过 IVTC 寄存器允许的所有中断的公共向量。dsPIC33CK 器件中的 DISI 功能已被 dsPIC33AK 器件中的 DISICTL 取代，但该功能仍可用于更改中断优先级（IPL）阈值。复位 GOTO 指令已被复位向量取代，该向量指示器件复位后的第一个取指地址。dsPIC33AK 器件现在具有向量故障地址（Vector Fail Address, VFA），用于处理向量取指失败的情况。此外，dsPIC33AK 器件中的 INTCONx 寄存器结构也发生了变化。

表 3-3. dsPIC33CK 与 dsPIC33AK 的中断控制器对比

特性	dsPIC33CK	dsPIC33AK
AIVT 被 RIVT 取代	备用中断向量表（AIVT）	可重映射中断向量表（RIVT）
合并中断向量	-	有
禁止中断控制	DISI	DISICTL
复位向量	复位 GOTO	复位向量
向量故障地址（VFA）	-	有

### 3.8 时钟发生器/振荡器

与 dsPIC33CK 器件类似，dsPIC33AK 器件中的 CPU 和外设可以使用多种不同的时钟源。dsPIC33AK 器件采用经过改进的集中式时钟系统，该系统使用多个可独立配置的时钟发生器和 PLL。这些时钟发生器分别与特定的特性或外设相关。此外，CPU 和外设总线使用的时钟发生器必须在执行用户代码之前完成配置。可以使用器件数据手册来确定所有时钟发生器功能相关性。与 dsPIC33CK 不同，dsPIC33AK 使用 SFR（而非配置位）来控制时钟功能。此外，时钟发生器也变得更加模块化，而且时钟发生器与 PLL 使用类似的寄存器组，其中包括额外的输出使能位和时钟/PLL 就绪位（这些位将被一直轮询，直到时钟或 PLL 就绪为止）。dsPIC33AK 包含一个新模块，即时钟监视器。该监视器可在检测到时钟偏差时发出警告。除了该监视功能之外，每个发生器还有一个故障安全保护时钟监视器（Fail-Safe Clock Monitor, FSCM）。此外，每个发生器还具有可配置的备用源，以及用于验证时钟故障的故障注入功能。dsPIC33CK 器件中有一个专用的 REFO，dsPIC33AK 器件中同样如此，而且 REFO 现在还有自己的时钟发生器。

表 3-4. dsPIC33CK 与 dsPIC33AK 的时钟发生器/振荡器对比

特性	dsPIC33CK	dsPIC33AK
时钟源	最多 5	最多 6
PLL 发生器	2	2
时钟发生器	-	最多 16
小数分频器	1（全局）	1（每个发生器）
备用时钟源	固定	可配置
故障保护时钟监视器	1（全局）	1（每个发生器）
故障注入	-	1（每个发生器）
时钟监视器	-	最多 4

### 3.9 安全性

dsPIC33CK 器件具有与 dsPIC33AK 类似的 CodeGuard™安全功能。但是，dsPIC33AK 的安全功能为完全重新设计，现在包含支持安全服务的附加功能，例如安全引导、不可变的可信根（Immutable Root of Trust, IRT）、代码访问保护（读/写/执行/CRC）、ICSP™编程/擦除禁止、闪存写保护、闪存 OTP 和闪存代码分区。dsPIC33AK 器件的闪存可划分为 8 个段，每个区域可配置为固件可配置区域、OTP 区域或 IRT 区域。可通过设置配置位来配置区域的类型，不同的安全级别需求对应不同的选项。有关 dsPIC33CK 器件与 dsPIC33AK 器件的安全特性详细对比，请参见表 3-5。

表 3-5. dsPIC33CK 与 dsPIC33AK 的安全性对比

特性	dsPIC33CK	dsPIC33AK
读访问控制——ICSP™	有	有
读访问控制——固件	-	有
写访问控制	-	有
擦除访问控制	-	有
执行访问控制	-	有
CRC 访问控制	-	有
IRT 支持	-	有
OTP 支持	-	有
通过 ICSP 写禁止实现整个闪存 OTP	有	有

### 3.10 外设访问控制

外设访问控制器（Peripheral Access Controller, PAC）是一个新模块，用于防止意外激活或停用关键外设。以前，使用 dsPIC33CK 器件需要向 NVMKEY 输入特定序列 0x55 和 0xAA 来解锁和锁定外设。该过程现在已被 PAC 模块取代，该模块通过写使能位和锁定位来锁定和解锁特定外设特殊功能寄存器（SFR）和 SFR 范围。

### 3.11 ADC

dsPIC33AK 器件配有 ADC，其最大转换速率高达 40 MSPS。该 ADC 现在可进行基于通道的配置，以便将任何输入信号引脚（正和负）分配给特定通道。得益于该 ADC 的这种可基于通道进行配置的特性，可以为每个通道设置不同的采样时间、触发源和专用结果比较器。此外，该 ADC 还支持多种累加模式，并且在最后三个通道上配备第二个累加器，用于实现二阶滤波。有关 dsPIC33CK 与 dsPIC33AK 特性的全面对比，请参见表 3-6。

表 3-6. dsPIC33CK 与 dsPIC33AK 的 ADC 对比

特性	dsPIC33CK	dsPIC33AK
模拟转换内核数	3-5 核, 3.5 MSPS	2-5 核, 40 MSPS
最大信号源阻抗（200 ns 采样时间）	1 kΩ, CHold = ~16 pF	22 kΩ, CHold = ~1 pF
采样时间选择	所有内核通道均相同	每个输入可单独选择
输入转换优先级/顺序	固定	可编程
转换结果比较器	通常为 4	最多 20（每个通道各 1 个）
结果累加器	通常为 4	最多 20（每个通道各 1 个）
触发选择	每个输入单独设置	每个通道单独设置

### 3.12 BiSS

dsPIC33AK 器件包含一个称为双向串行同步（BiSS）模块的新外设。该开源串行协议可促进传感器与执行器之间的高速通信。该模块具有 3 条串行通信线路，支持 8 个数据通道和 64 位数据长度，与 RS485/RS422 接口一起使用时速度最高可达 10 Mbps。此外，该模块还具有自动传感器触发功能，可在前一次通信完成后立即进行采样。该模块还包括用于长线路距离的线路延时补偿功能，以及 CRC、错误和警告标志等安全功能。BiSS 模块支持多种模式，其中包括 BiSS-C、SSI、主从器件通信、单主多从器件通信以及主器件总线通信。该多功能模块非常适合旋转编码器、转矩传感器和电机驱动器等应用。

### 3.13 DMA

dsPIC33A 器件中的 DMA 模块有四项重大改进。其中包括乒乓模式、模式匹配、通道链接和位操作功能。在乒乓模式下，当一个通道正在处理数据时，可以让另一个通道获取数据。通过模式匹配功能，DMA 可在进行从源到目标的传输时识别内部缓冲区中的数据模式。通道链接可用于通过一个通道触发另一个通道。最后一项功能是现在可以直接操作 DMA 写周期中的位，例如翻转、清零和置 1。

### 3.14 端口/IOIM

一般来说，dsPIC33AK 器件的 GPIO 和端口功能与 dsPIC33CK 器件类似。但是，dsPIC33AK 器件新增一种称为 IO 完整性监视器（IOIM）的功能，该功能用于监视功能安全应用中的 IO 故障。IOIM 包括可配置的监视器输入、可配置的消隐延时、可选的时钟输入以及故障注入功能。IO 完整性监视器使用变化检测电路将参考信号与所选的反馈信号进行比较，并使用基于边沿检测的消隐定时器来应对信号之间的延时。经过一段可编程的时间后，所选的反馈状态会与参考输入状态进行比较，如果检测到不匹配，则会发生错误事件。

### 3.15 PMU

性能监视单元（PMU）模块可监视和控制多个计数器，从而量化代码执行时间。PMU 提供了一种方法来量化非确定性行为，例如预测失误的 CPU 转移、CPU 流水线中的数据相依性停顿、慢速 SFR 总线读/写、总线仲裁冲突和指令高速缓存未命中等。

## 4. 次要移植注意事项和性能增强

以下部分简要介绍与 dsPIC33CK 器件相比存在细微修改的外设，以及性能有所增强的外设。

### 4.1 PWM

dsPIC33AK 器件的 PWM 性能有所增强，但功能方面的变化不大。数据寄存器已扩展至 20 位，应用的值需要进行相应的调整。PWM 现在可以使用专用引脚和/或 PPS 引脚。工作模式与 dsPIC33CK 器件大致相同，但 dsPIC33AK512MPS512 系列器件将包含 LLC 谐振转换模式。有关 dsPIC33CK 器件与 dsPIC33AK 器件的性能差异详细对比，请参见表 4-1。

表 4-1. dsPIC33CK 与 dsPIC33AK 的 PWM 性能差异

特性	dsPIC33CK	第一系列 dsPIC33AK	第二系列 dsPIC33AK
PWM 时基	16 位	20 位	20 位
精细边沿定位分辨率	250 ps	-	78 ps
标准分辨率	500 MHz	400 MHz	800 MHz
最小 LEB 分辨率	8 LSB	5 LSB	5 LSB

### 4.2 CBG

dsPIC33CK 器件的 CBG 模块中具有电流阱，而 dsPIC33AK 器件的 CBG 模块已将其移除，现在仅支持电流源。dsPIC33CK 器件的 CBG 模块中只有 10  $\mu$ A 和 50  $\mu$ A 电流源，而 dsPIC33AK 器件的 CBG 模块中提供四个 10  $\mu$ A 固定电流源和四个可选输出（范围从 30  $\mu$ A 到 200  $\mu$ A）。请注意，固定电流源与可选电流源共用器件引脚。

表 4-2. dsPIC33CK 与 dsPIC33AK 的 CBG 对比

特性	dsPIC33CK	dsPIC33AK
固定 10 $\mu$ A 电流源	4	4
电流源/电流阱	4 个电流源或电流阱	4 个电流源
电流源范围	固定 50 $\mu$ A	可在 30 $\mu$ A - 200 $\mu$ A 范围内选择
每个电流源的引脚	IBIASx 专用引脚和 ISRCx 专用引脚	IBIASx/ISRCx 共用引脚

### 4.3 运放

dsPIC33AK 器件中的运放现在具有用户可配置的失调调整功能。利用该功能，用户可自行执行校准并改写出厂默认值，以应对任何失调误差。此外，运放的性能也得到了增强，现在是一个具有低输入失调电压且单位增益稳定的 100 MHz 带宽运放。

### 4.4 比较器和 DAC

dsPIC33AK 器件的比较器和 DAC 得到了显著的改进。比较器响应时间大幅缩短至 5 ns，并且该器件现在具有 INL 和 DNL 校正功能。对于 INL 补偿，用户可以复制出厂设置的校准空间。之后，用户可通过调整上升时间和下降时间的驱动能力来进一步调整这些值。对于 DNL，用户可启用纹波抑制功能以延长下降沿，并使用 DNLADJ 进行进一步调整。

### 4.5 I<sup>2</sup>C

与 dsPIC33CK 器件相比，dsPIC33AK 器件中的 I<sup>2</sup>C 模块增加了多项特性。其中包括可为从器件配置惟一的地址或地址范围、极少需要用户交互且能简化应用程序代码的智能模式，以及基于[SSPND]状态位的自动时钟释放。软件不必针对每个字节使能主器件接收。此外，该模块还增加了对 SMBus 和 PMBus 的支持，其中包括数据包错误校验（Packet Error Checking, PEC）、时钟低电平超时、总线空闲超时、累积超时和帧错误检测。该模块现在还包括针对 DMA 的接收触发和发送触发。

### 4.6 UART

dsPIC33AK 器件现在新增一个[WIP]位，用于指示何时可以更新寄存器。

## 4.7 MCCP/SCCP

dsPIC33AK128MC106系列器件中不包含MCCP 功能，而dsPIC33AK512MPS512系列器件中将包含 MCCP 功能。总体而言，与 dsPIC33CK 器件相比，dsPIC33AK 器件中的 MCCP/SCCP 功能基本保持不变。

## 5. 软件移植

除了硬件方面的变化之外，软件方面也有一些重大变化。所有寄存器现在都是 32 位，这意味着软件将反映这一变化。整数将全部默认为 32 位，而不是 16 位。int 和 long int 都是 32 位。因此，结构体成员、位域和相关填充的对齐方式发生了变化。

得益于统一存储器映射，除了几个相关的汇编操作符和段属性之外，不再需要或接受与以前的 dsPIC33CK 存储器架构相关的 C 类型限定符、属性和存储器空间。此外，汇编语言中也不需要程序存储器中的地址进行特殊转换，只需用字节地址表示即可。

有关详细信息，请参见 MPLAB® XC-DSC C Compiler User's Guide ([DS50003589](#)) 和 MPLAB XC-DSC Assembler, Linker and Utilities User's Guide ([DS50003590](#))。

# Microchip 信息

## 商标

“Microchip”的名称和徽标组合、“M”徽标及其他名称、徽标和品牌均为 Microchip Technology Incorporated 或其关联公司和/或子公司在美国和/或其他国家或地区的注册商标或商标（“Microchip 商标”）。有关 Microchip 商标的信息，可访问 <https://www.microchip.com/en-us/about/legal-information/microchip-trademarks>。

ISBN: 979-8-3371-2395-0

## 法律声明

提供本文档的中文版本仅为了便于理解。请勿忽视文档中包含的英文部分，因为其中提供了有关 Microchip 产品性能和使用情况的有用信息。Microchip Technology Inc. 及其分公司和相关公司、各级主管与员工及事务代理机构对译文中可能存在的任何差错不承担任何责任。建议参考 Microchip Technology Inc. 的英文原版文档。

本出版物及其提供的信息仅适用于 Microchip 产品，包括设计、测试以及将 Microchip 产品集成到您的应用中。以其他任何方式使用这些信息都将被视为违反条款。本出版物中的器件应用信息仅为您提供便利，将来可能会发生更新。您须自行确保应用符合您的规范。如需额外的支持，请联系当地的 Microchip 销售办事处，或访问 [www.microchip.com/en-us/support/design-help/client-support-services](http://www.microchip.com/en-us/support/design-help/client-support-services)。

Microchip “按原样”提供这些信息。Microchip 对这些信息不作任何明示或暗示、书面或口头、法定或其他形式的声明或担保，包括但不限于针对非侵权性、适销性和特定用途的适用性的暗示担保，或针对其使用情况、质量或性能的担保。

在任何情况下，对于因这些信息或使用这些信息而产生的任何间接的、特殊的、惩罚性的、偶然的或附带的损失、损害或任何类型的开销，Microchip 概不承担任何责任，即使 Microchip 已被告知可能发生损害或损害可以预见。在法律允许的最大范围内，对于因这些信息或使用这些信息而产生的所有索赔，Microchip 在任何情况下所承担的全部责任均不超出您为获得这些信息向 Microchip 直接支付的金额（如有）。如果将 Microchip 器件用于生命维持和/或生命安全应用，一切风险由买方自负。买方同意在由此引发任何一切损害、索赔、诉讼或费用时，会维护和保障 Microchip 免于承担法律责任。除非另外声明，在 Microchip 知识产权保护下，不得暗或以其他方式转让任何许可证。

## Microchip 器件代码保护功能

请注意以下有关 Microchip 产品代码保护功能的要点：

- Microchip 的产品均达到 Microchip 数据手册中所述的技术规范。
- Microchip 确信：在正常使用且符合工作规范的情况下，Microchip 系列产品非常安全。
- Microchip 注重并积极保护其知识产权。严禁任何试图破坏 Microchip 产品代码保护功能的行为，这种行为可能会违反《数字千年版权法案》（Digital Millennium Copyright Act）。
- Microchip 或任何其他半导体厂商均无法保证其代码的安全性。代码保护并不意味着我们保证产品是“牢不可破”的。代码保护功能处于持续发展中。Microchip 承诺将不断改进产品的代码保护功能。