# MCP6V61/1U/2/4

## 80 µA、 1 MHz 零漂移运放

### 特性

- 高直流精度：
  - $V_{OS}$ 漂移：±15 nV/°C （最大值， $V_{DD}$ = 5.5V）
  - $V_{OS}$：±8 µV （最大值）
  - $A_{OL}$：125 dB （最小值， $V_{DD}$ = 5.5V）
  - PSRR：117 dB （最小值， $V_{DD}$ = 5.5V）
  - CMRR：120 dB （最小值， $V_{DD}$ = 5.5V）
  - $E_{ni}$：0.54 µ$V_{P-P}$ （典型值）， f = 0.1 Hz 至 10 Hz
  - $E_{ni}$：0.17 µ$V_{P-P}$ （典型值）， f = 0.01 Hz 至 1 Hz
- 增强的 EMI 保护：
  - 1.8 GHz 时的电磁干扰抑制比 （Electromagnetic Interference Rejection Ratio， EMIRR）：101 dB
- 低功耗和供电电压：
  - $I_Q$：80 µA/ 放大器 （典型值）
  - 宽供电电压范围：1.8V 至 5.5V
- 小型封装：
  - 采用 SC70 和 SOT-23 封装的单运放
  - 采用 MSOP-8 和 2x3 TDFN 封装的双运放
  - 采用 TSSOP-14 封装的四运放
- 易于使用：
  - 轨到轨输入 / 输出
  - 增益带宽积：1 MHz （典型值）
  - 单位增益稳定
- 扩展级温度范围：-40°C 至 +125°C

### 典型应用

- 便携式仪器
- 传感器信号调理
- 温度测量
- 直流失调校正
- 医疗仪器

### 设计工具

- SPICE 宏模型
- FilterLab® 软件
- Microchip 高级器件选型器 （Microchip Advanced Part Selector， MAPS）
- 模拟演示板和评估板
- 应用笔记

### 相关器件

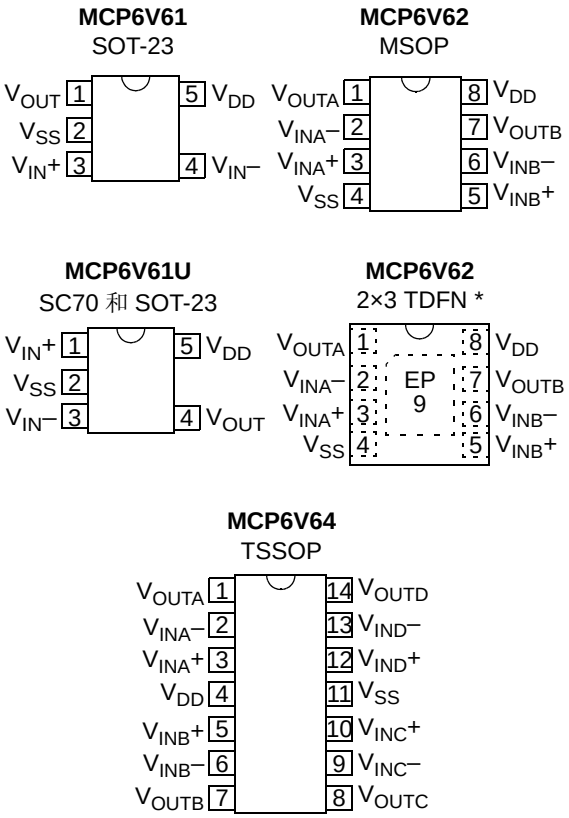
- MCP6V11/1U/2/4：零漂移，低功耗
- MCP6V31/1U/2/4：零漂移，低功耗
- MCP6V71/1U/2/4：零漂移， 2 MHz
- MCP6V81/1U：零漂移， 5 MHz
- MCP6V91/1U：零漂移， 10 MHz

### 概述

Microchip 的 MCP6V61/1U/2/4 系列运算放大器可以进行输入失调电压校正，从而达到极低的失调电压和失调电压漂移。这些器件的增益带宽积为 1 MHz（典型值）。它们单位增益稳定，几乎没有 1/f 噪声，具有良好的电源抑制比（Power Supply Rejection Ratio， PSRR）和共模抑制比（Common Mode Rejection Ratio，CMRR）。这些产品使用单电源工作，电源电压可低至 1.8V，同时消耗 80 µA/ 放大器 （典型值）的静态电流。

Microchip 的 MCP6V61/1U/2/4 运放以单运放（MCP6V61 和 MCP6V61U） 、双运放 （MCP6V62）和四运放（MCP6V64）封装形式提供。它们采用先进的 CMOS 工艺进行设计。

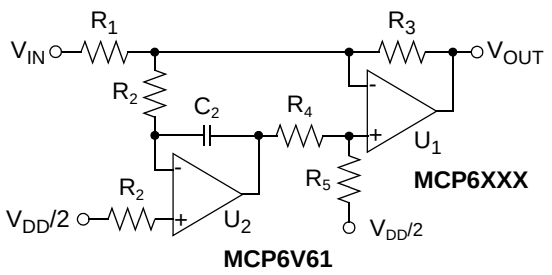
### 封装类型




* 包含裸露的散热焊盘（Exposed Thermal Pad，EP）；请参见表 3-1。

© 2016 Microchip Technology Inc.

## 典型应用电路




功率驱动器的失调电压校正

图 1 和图 2 显示不同电源电压的输入失调电压 — 环境温度曲线。

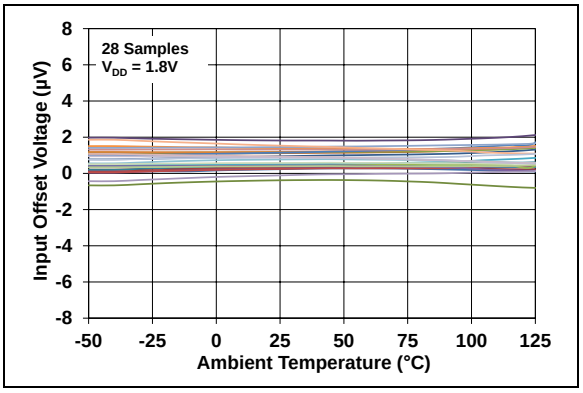



***图 1：*** *输入失调电压 — 环境温度曲线（$V_{DD}$ = 1.8V）*

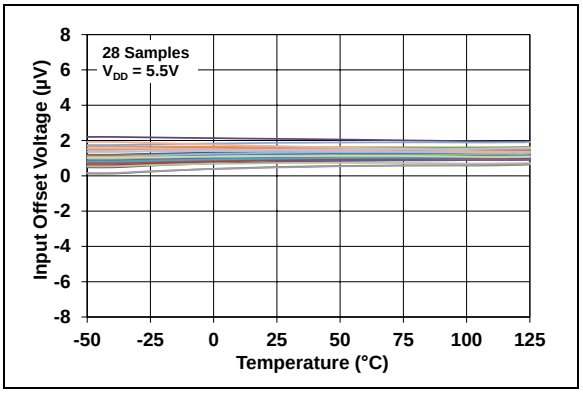



***图 2：*** *输入失调电压 — 环境温度曲线（$V_{DD}$ = 5.5V）*

如图 1 和图 2 所示， MCP6V61/1U/2/4 运放在整个温度范围内具有优良的性能。所显示的输入失调电压温度漂移（$TC_1$）良好地处于规定的最大值 15 nV/°C（$V_{DD}$ = 5.5V）和 30 nV/°C （$V_{DD}$ = 1.8V）范围内。

这种性能可以支持具有严格直流精度要求的应用。在许多情况下，并不需要校正设计中的温度效应（即，进行校准）。在其他情况下，校正量会很小。


© 2016 Microchip Technology Inc.

# 1.0 电气特性

## 1.1 绝对最大值 †

$V_{DD} – V_{SS}$ ..... 6.5V
输入引脚上的电流 ..... ±2 mA
模拟输入 （$V_{IN}$+ 和 $V_{IN}$-）（注 1） ..... $V_{SS}$ – 1.0V 至 $V_{DD}$ + 1.0V
所有其他输入和输出 ..... $V_{SS}$ – 0.3V 至 $V_{DD}$ + 0.3V
差分输入电压 ..... $|V_{DD} – V_{SS}|$
输出短路电流 ..... 连续
输出和电源引脚上的电流 ..... ±30 mA
储存温度 ..... -65°C 至 +150°C
最高结温 ..... +150°C
所有引脚上的 ESD 保护 （HBM、 CDM 和 MM）
MCP6V61/1U ..... ≥ 4 kV、 1.5 kV、 400V
MCP6V62/4 ..... ≥ 4 kV、 1.5 kV、 300V

† 注：如果器件工作条件超过上述 “绝对最大值”，可能对器件造成永久性损坏。上述参数仅是允许条件的极大值，我们建议不要使器件在超过或在技术规范以外的条件下运行。器件长时间工作在最大值条件下，其可靠性可能受到影响。

注 1：请参见第 4.2.1 节 “轨到轨输入”。

## 1.2 规范

**表 1-1： 直流电气规范**

**电气特性：**除非另外说明，否则 $T_A$ = +25°C， $V_{DD}$ = +1.8V 至 +5.5V， $V_{SS}$ = GND，$V_{CM}$ = $V_{DD}$/3， $V_{OUT}$ = $V_{DD}$/2， $V_L$ = $V_{DD}$/2， $R_L$ = 20 kΩ 连接至 $V_L$， $C_L$ = 30 pF （见图 1-4 和图 1-5）。

| 参数 | 符号 | 最小值 | 典型值 | 最大值 | 单位 | 条件 |
|---|---|---|---|---|---|---|
| **输入失调** | | | | | | |
| 输入失调电压 | $V_{OS}$ | -8 | — | +8 | µV | $T_A$ = +25°C |
| 输入失调电压温度漂移（线性温度系数） | $TC_1$ | -30 | — | +30 | nV/°C | $T_A$ = -40 至 +125°C，$V_{DD}$ = 1.8V （注 1） |
| | $TC_1$ | -15 | — | +15 | nV/°C | $T_A$ = -40 至 +125°C，$V_{DD}$ = 5.5V （注 1） |
| 输入失调电压二次项温度系数 | $TC_2$ | — | -30 | — | pV/°C$^2$ | $T_A$ = -40 至 +125°C $V_{DD}$ = 1.8V |
| | $TC_2$ | — | -6 | — | pV/°C$^2$ | $T_A$ = -40 至 +125°C $V_{DD}$ = 5.5V |
| 输入失调电压老化 | $\Delta V_{OS}$ | — | ±0.45 | — | µV | +150° 下的 408 小时寿命试验，在 +25°C 下测得。 |
| 电源抑制比 | PSRR | 117 | 134 | — | dB | |

注 1： 仅供设计参考；未经测试。
2： 图 2-19 显示了第一个生产批次的 $V_{CML}$ 和 $V_{CMH}$ 在不同温度下如何变化。
3： 日期代码早于 2015 年 9 月 （星期代码为 27）的器件已筛选出来，其最大限制为 +5 nA。
4： 日期代码早于 2015 年 9 月 （星期代码为 27）的器件已筛选出来，其最小 / 最大限制为 ±2 nA。

**表 1-1：　直流电气规范 （续）**

| 电气特性：除非另外说明，否则 $T_A$ = +25°C， $V_{DD}$ = +1.8V 至 +5.5V， $V_{SS}$ = GND，$V_{CM}$ = $V_{DD}$/3， $V_{OUT}$ = $V_{DD}$/2， $V_L$ = $V_{DD}$/2， $R_L$ = 20 kΩ 连接至 $V_L$， $C_L$ = 30 pF （见图 1-4 和图 1-5）。 | | | | | | |
|---|---|---|---|---|---|---|
| **参数** | **符号** | **最小值** | **典型值** | **最大值** | **单位** | **条件** |
| **输入偏置电流和阻抗** | | | | | | |
| 输入偏置电流 | $I_B$ | -50 | ±1 | +50 | pA | |
| 不同温度下的输入偏置电流 | $I_B$ | — | +20 | — | pA | $T_A$ = +85°C |
| | $I_B$ | 0 | +0.2 | +1.5 | nA | $T_A$ = +125°C （注 3） |
| 输入失调电流 | $I_{OS}$ | -200 | ±60 | +200 | pA | |
| 不同温度下的输入失调电流 | $I_{OS}$ | — | ±50 | — | pA | $T_A$ = +85°C |
| | $I_{OS}$ | -800 | ±50 | +800 | pA | $T_A$ = +125°C （注 4） |
| 共模输入阻抗 | $Z_{CM}$ | — | $10^{13}$\|\|8 | — | Ω\|\|pF | |
| 差分输入阻抗 | $Z_{DIFF}$ | — | $10^{13}$\|\|8 | — | Ω\|\|pF | |
| **共模** | | | | | | |
| 共模输入电压范围下限 | $V_{CML}$ | — | — | $V_{SS}$-0.2 | V | 注 2 |
| 共模输入电压范围上限 | $V_{CMH}$ | $V_{DD}$+0.3 | — | — | V | 注 2 |
| 共模抑制比 | CMRR | 111 | 128 | — | dB | $V_{DD}$ = 1.8V， $V_{CM}$ = -0.2V 至 2.1V （注 2） |
| | CMRR | 120 | 134 | — | dB | $V_{DD}$ = 5.5V， $V_{CM}$ = -0.2V 至 5.8V （注 2） |
| **开环增益** | | | | | | |
| 直流开环增益 （大信号） | $A_{OL}$ | 114 | 146 | — | dB | $V_{DD}$ = 1.8V， $V_{OUT}$ = 0.3V 至 1.6V |
| | $A_{OL}$ | 125 | 158 | — | dB | $V_{DD}$ = 5.5V， $V_{OUT}$ = 0.3V 至 5.3V |
| **输出** | | | | | | |
| 最小输出电压摆幅 | $V_{OL}$ | $V_{SS}$ | $V_{SS}$+35 | $V_{SS}$+121 | mV | $R_L$ = 2 kΩ， G = +2， 0.5V 输入过驱动 |
| | $V_{OL}$ | — | $V_{SS}$+3.5 | — | mV | $R_L$ = 20 kΩ， G = +2， 0.5V 输入过驱动 |
| 最大输出电压摆幅 | $V_{OH}$ | $V_{DD}$-121 | $V_{DD}$-35 | $V_{DD}$ | mV | $R_L$ = 2 kΩ， G = +2， 0.5V 输入过驱动 |
| | $V_{OH}$ | — | $V_{DD}$-3.5 | — | mV | $R_L$ = 20 kΩ， G = +2， 0.5V 输入过驱动 |
| 输出短路电流 | $I_{SC}$ | — | ±7 | — | mA | $V_{DD}$ = 1.8V |
| | $I_{SC}$ | — | ±23 | — | mA | $V_{DD}$ = 5.5V |
| **电源** | | | | | | |
| 电源电压 | $V_{DD}$ | 1.8 | — | 5.5 | V | |
| 每个放大器的静态电流 | $I_Q$ | 40 | 80 | 130 | µA | $I_O$ = 0 |
| 上电复位 （POR）跳变电压 | $V_{POR}$ | 0.9 | — | 1.6 | V | |

注　**1：** 仅供设计参考；未经测试。

**2：** 图 2-19 显示了第一个生产批次的 $V_{CML}$ 和 $V_{CMH}$ 在不同温度下如何变化。

**3：** 日期代码早于 2015 年 9 月 （星期代码为 27）的器件已筛选出来，其最大限制为 +5 nA。

**4：** 日期代码早于 2015 年 9 月 （星期代码为 27）的器件已筛选出来，其最小 / 最大限制为 ±2 nA。


© 2016 Microchip Technology Inc.

**表 1-2： 交流电气规范**

| 电气特性：除非另外说明，否则 $T_A$ = +25°C， $V_{DD}$ = +1.8V 至 +5.5V， $V_{SS}$ = GND，$V_{CM}$ = $V_{DD}$/3， $V_{OUT}$ = $V_{DD}$/2， $V_L$ = $V_{DD}$/2， $R_L$ = 20 kΩ 连接至 $V_L$， $C_L$ = 30 pF （见图 1-4 和图 1-5）。 | | | | | | |
|---|---|---|---|---|---|---|
| **参数** | **符号** | **最小值** | **典型值** | **最大值** | **单位** | **条件** |
| **放大器交流响应** | | | | | | |
| 增益带宽积 | GBWP | — | 1 | — | MHz | |
| 压摆率 | SR | — | 0.45 | — | V/µs | |
| 相位裕度 | PM | — | 60 | — | °C | G = +1 |
| **放大器噪声响应** | | | | | | |
| 输入噪声电压 | $E_{ni}$ | — | 0.17 | — | $µV_{P-P}$ | f = 0.01 Hz 至 1 Hz |
| | $E_{ni}$ | — | 0.54 | — | $µV_{P-P}$ | f = 0.1 Hz 至 10 Hz |
| 输入噪声电压密度 | $e_{ni}$ | — | 26 | — | nV/√Hz | f < 2 kHz |
| 输入噪声电流密度 | $i_{ni}$ | — | 5 | — | fA/√Hz | |
| **放大器失真 （注 1）** | | | | | | |
| 互调失真 （交流） | IMD | — | 48 | — | $µV_{PK}$ | $V_{CM}$ 谱线 = 50 $mV_{PK}$ （1 kHz 处），<br>$G_N$ = 11， RTI |
| **放大器阶跃响应** | | | | | | |
| 启动时间 | $t_{STR}$ | — | 250 | — | µs | G = +1， 0.1% $V_{OUT}$ 稳定 （注 2） |
| 失调校正稳定时间 | $t_{STL}$ | — | 30 | — | µs | G = +1， $V_{IN}$ 步阶 2V，<br>$V_{OS}$ 处于距离其最终值 100 µV 的范围内 |
| 输出过驱动恢复时间 | $t_{ODR}$ | — | 60 | — | µs | G = -10， ±0.5V 输入过驱动至 $V_{DD}$/2，<br>$V_{IN}$ 50% 点至 $V_{OUT}$ 90% 点 （注 3） |
| **EMI 保护** | | | | | | |
| EMI 抑制比 | EMIRR | — | 80 | — | dB | $V_{IN}$ = 0.1 $V_{PK}$， f = 400 MHz |
| | | — | 96 | — | | $V_{IN}$ = 0.1 $V_{PK}$， f = 900 MHz |
| | | — | 101 | — | | $V_{IN}$ = 0.1 $V_{PK}$， f = 1800 MHz |
| | | — | 102 | — | | $V_{IN}$ = 0.1 $V_{PK}$， f = 2400 MHz |

注 1： 这些参数是根据图 1-6 中的电路得到的特性值。图 2-40 和图 2-41 显示了直流时的 IMD 谱线、 1 kHz 时的残余谱线、其他 IMD 谱线和时钟谱线。 IMD 以输入 （RTI）作为参考。

2： 高增益时的行为会有不同；请参见**第 4.3.3 节 “上电时的失调”**。

3： 由于时钟边沿时序的原因， $t_{STL}$ 和 $t_{ODR}$ 具有一些不确定性。

**表 1-3： 温度规范**

| 电气特性：除非另外声明，否则所有参数均适用于以下情况：$V_{DD}$ = +1.8V 至 +5.5V， $V_{SS}$ = GND | | | | | | |
|---|---|---|---|---|---|---|
| **参数** | **符号** | **最小值** | **典型值** | **最大值** | **单位** | **条件** |
| **温度范围** | | | | | | |
| 规定温度范围 | $T_A$ | -40 | — | +125 | °C | |
| 工作温度范围 | $T_A$ | -40 | — | +125 | °C | 注 1 |
| 存储温度范围 | $T_A$ | -65 | — | +150 | °C | |
| **封装热阻** | | | | | | |
| 热阻， 5 引脚 SC70 | $θ_{JA}$ | — | 209 | — | °C/W | |
| 热阻， 5 引脚 SOT-23 | $θ_{JA}$ | — | 201 | — | °C/W | |
| 热阻， 8 引脚 2x3 TDFN | $θ_{JA}$ | — | 53 | — | °C/W | |
| 热阻， 8 引脚 MSOP | $θ_{JA}$ | — | 211 | — | °C/W | |
| 热阻， 14 引脚 TSSOP | $θ_{JA}$ | — | 100 | — | °C/W | |

注 1： 在工作时， $T_J$ 不能超出最大结温规范 （+150°C）。

## 1.3 时序图

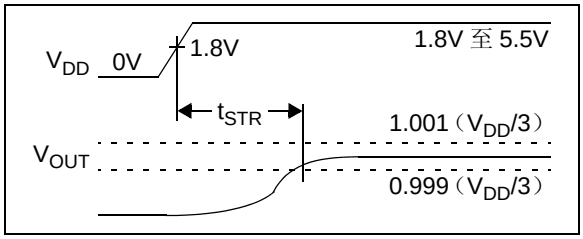



*图 1-1：　　放大器启动*

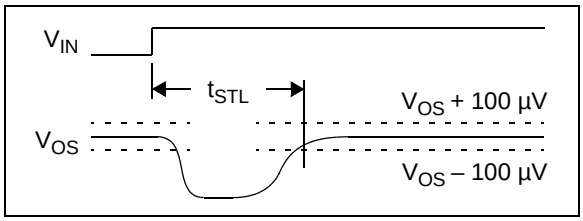



*图 1-2：　　失调校正稳定时间*

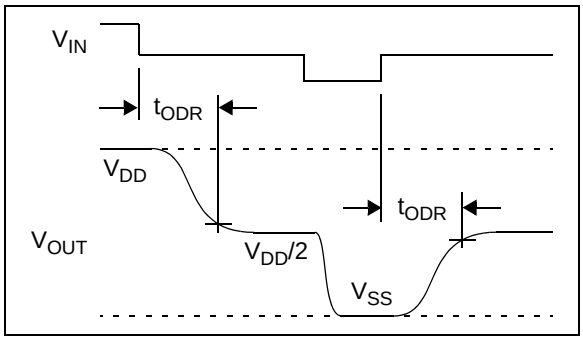



*图 1-3：　　输出过驱动恢复*

## 1.4 测试电路

图1-4和图1-5中的电路可用于大多数直流和交流测试。请按照**第 4.3.10 节 “电源旁路和滤波”**中的讨论来布置旁路电容。$R_N$ 等于 $R_F$ 和 $R_G$ 的并联值，以最大程度降低偏置电流的影响。

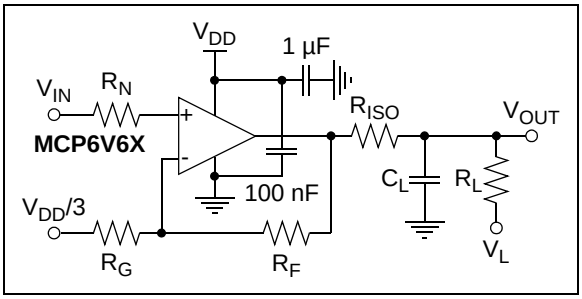



*图 1-4：　　大多数同相增益条件下的交流和直流测试电路*

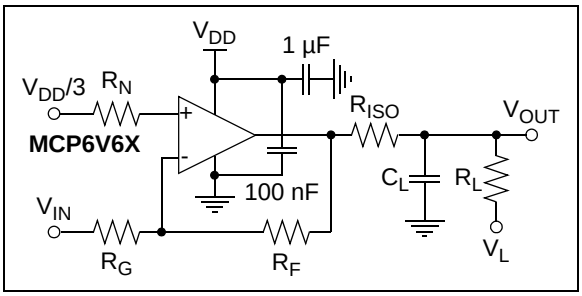



*图 1-5：　　大多数反相增益条件下的交流和直流测试电路*

图 1-6 中的电路用于测试输入的动态行为（即 IMD、$t_{STR}$、$t_{STL}$ 和 $t_{ODR}$）。电位器用于平衡电阻网络（在直流时，$V_{OUT}$ 应等于 $V_{REF}$）。运放的共模输入电压为 $V_{CM} = V_{IN}/2$。输入的误差（$V_{ERR}$）会出现在 $V_{OUT}$，并且其噪声增益为 10 V/V。

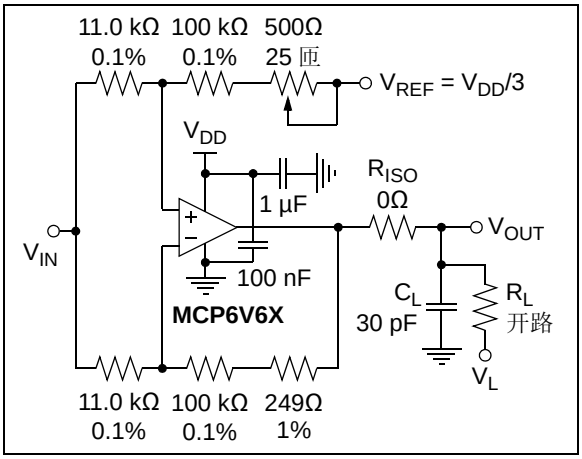



*图 1-6：　　动态输入行为的测试电路*


© 2016 Microchip Technology Inc.

## 2.0 典型性能曲线

| | |
|---|---|
| 注： | 以下图表为基于有限数量样本的统计结果，仅供参考。此处列出的特性未经测试，不做任何担保。一些图表中列出的数据可能超出规定的工作范围（例如，超出了规定的电源范围），因此不在担保范围内。 |

注：除非另外声明，否则 $T_A$ = +25°C， $V_{DD}$ = +1.8V 至 5.5V， $V_{SS}$ = GND， $V_{CM}$ = $V_{DD}$/3， $V_{OUT}$ = $V_{DD}$/2， $V_L$ = $V_{DD}$/2， $R_L$ = 20 kΩ 连接至 $V_L$， $C_L$ = 30 pF。

### 2.1 直流输入精度

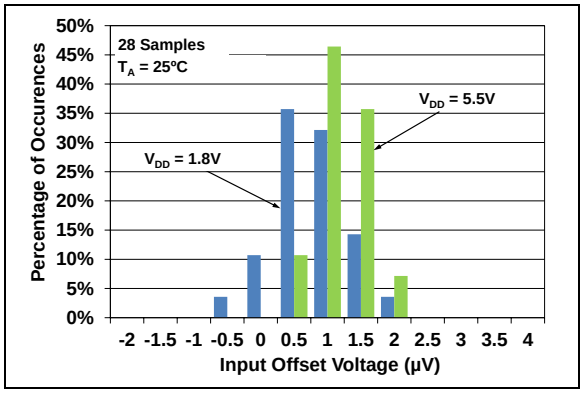



*图 2-1：* *输入失调电压*

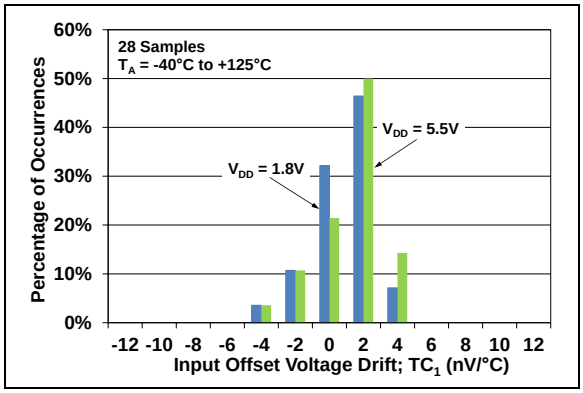



*图 2-2：* *输入失调电压漂移*

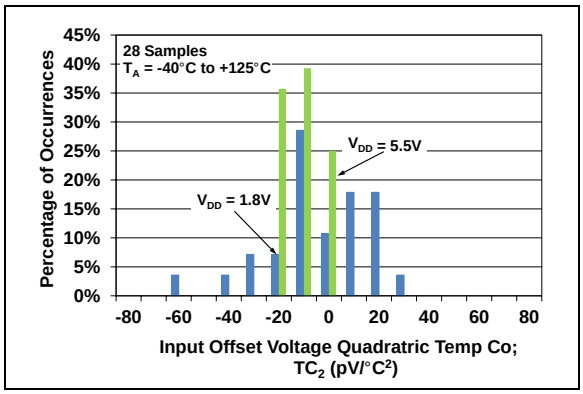



*图 2-3：* *输入失调电压二次项温度系数*

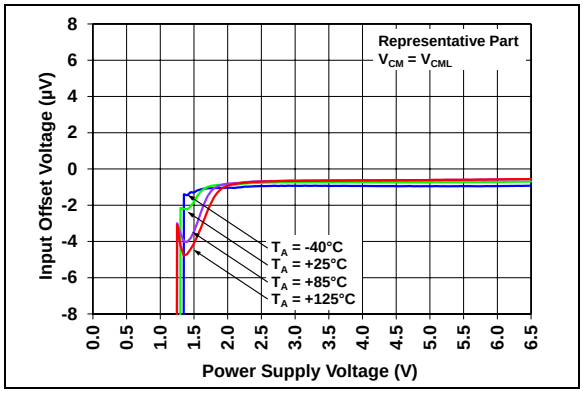



*图 2-4：* *输入失调电压— 电源电压曲线（$V_{CM}$ = $V_{CML}$）*

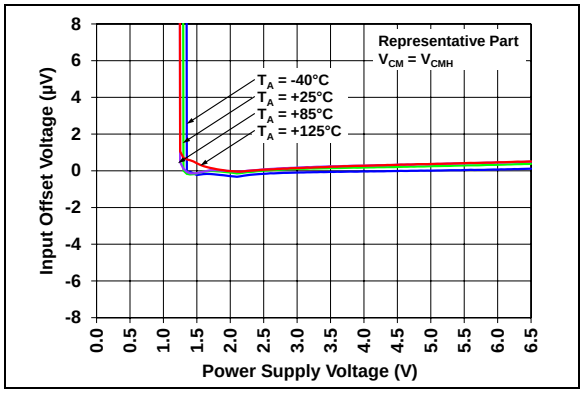



*图 2-5：* *输入失调电压— 电源电压曲线（$V_{CM}$ = $V_{CMH}$）*

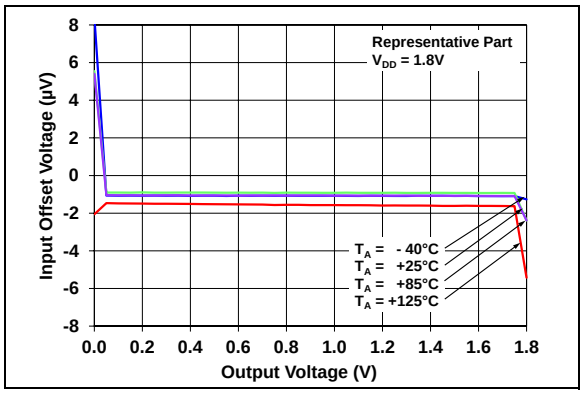



*图 2-6：* *输入失调电压— 输出电压曲线（$V_{DD}$ = 1.8V）*

**注：**除非另外声明，否则 $T_A$ = +25°C， $V_{DD}$ = +1.8V 至 5.5V， $V_{SS}$ = GND， $V_{CM}$ = $V_{DD}$/3， $V_{OUT}$ = $V_{DD}$/2， $V_L$ = $V_{DD}$/2， $R_L$ = 20 kΩ 连接至 $V_L$， $C_L$ = 30 pF。

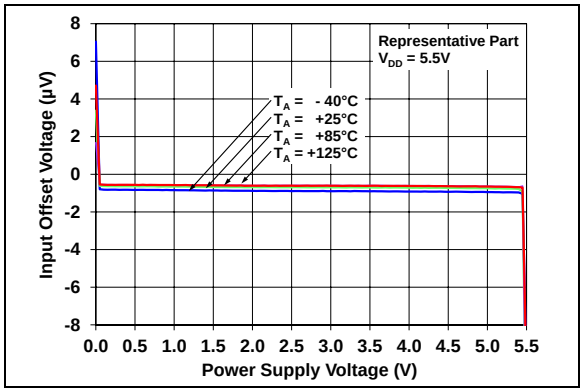



***图 2-7：*** *输入失调电压 — 输出电压曲线（$V_{DD}$ = 5.5V）*

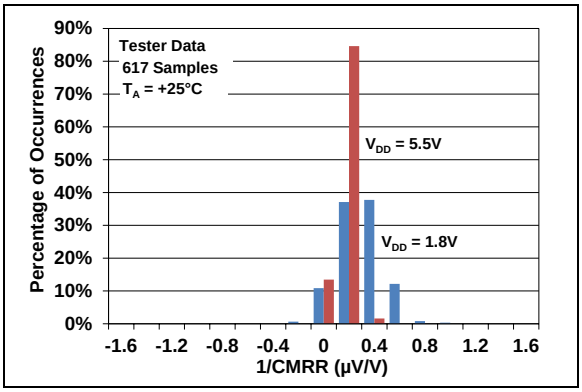



***图 2-10：*** *共模抑制比*

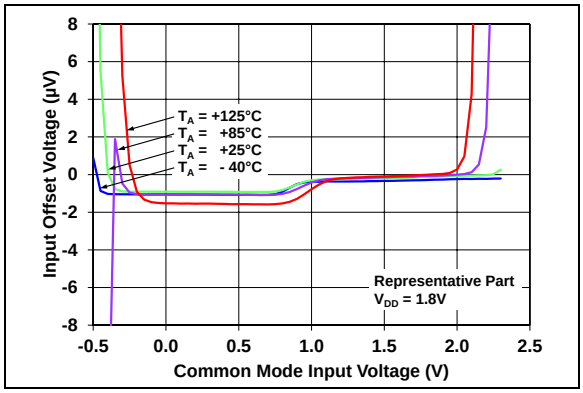



***图 2-8：*** *输入失调电压 — 共模电压曲线（$V_{DD}$ = 1.8V）*

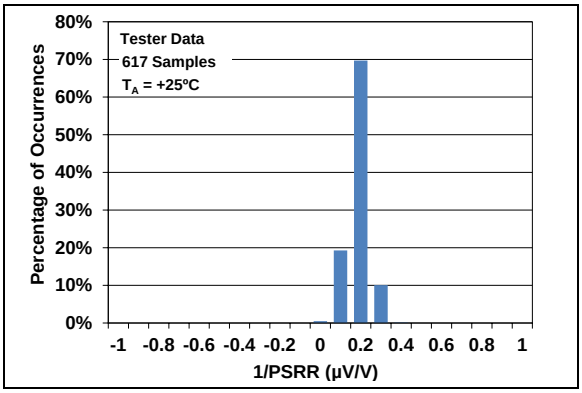



***图 2-11：*** *电源抑制比*

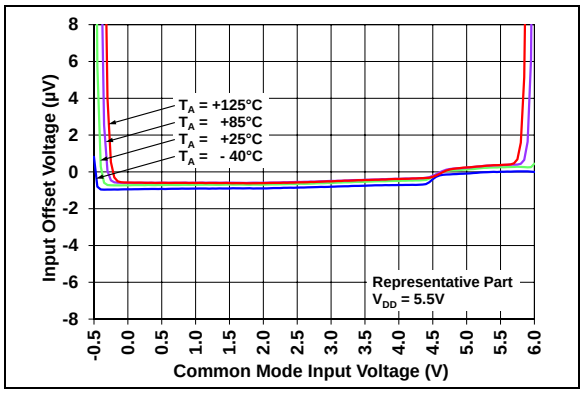



***图 2-9：*** *输入失调电压 — 共模电压曲线（$V_{DD}$ = 5.5V）*

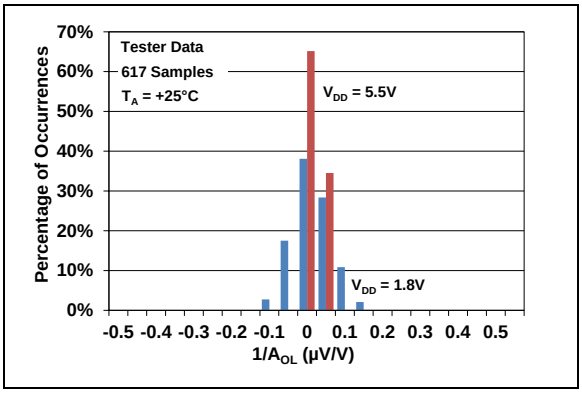



***图 2-12：*** *直流开环增益*


© 2016 Microchip Technology Inc.

**注：**除非另外声明，否则 $T_A$ = +25°C， $V_{DD}$ = +1.8V 至 5.5V， $V_{SS}$ = GND， $V_{CM}$ = $V_{DD}$/3， $V_{OUT}$ = $V_{DD}$/2， $V_L$ = $V_{DD}$/2， $R_L$ = 20 kΩ 连接至 $V_L$， $C_L$ = 30 pF。

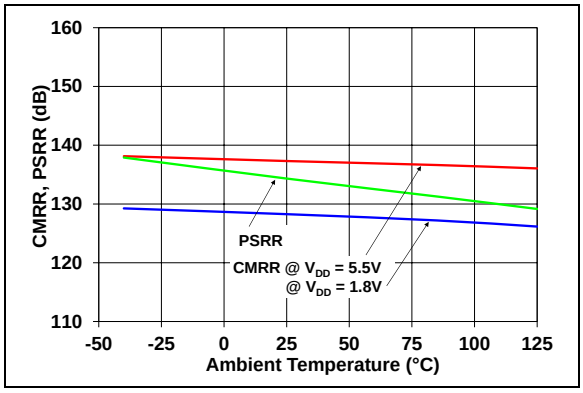



*图 2-13：　CMRR 和 PSRR— 环境温度曲线*

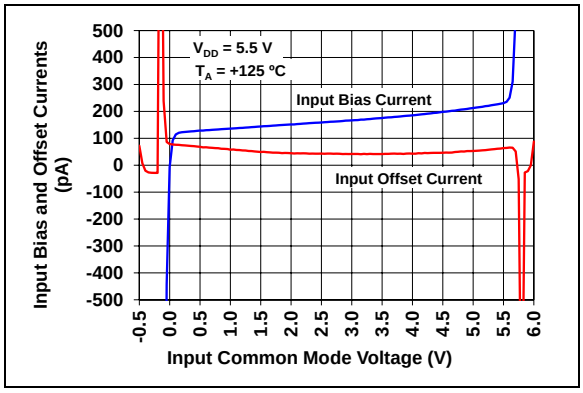



*图 2-16：　输入偏置和失调电流 — 共模输入电压曲线 （$T_A$ = +125°C）*

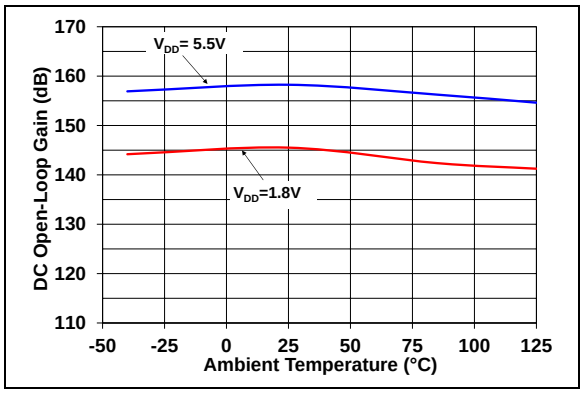



*图 2-14：　直流开环增益 — 环境温度曲线*

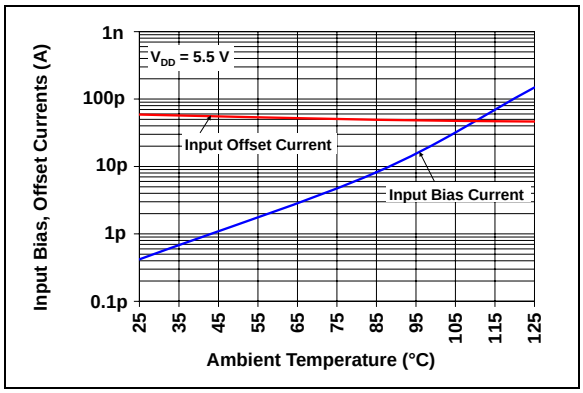



*图 2-17：　输入偏置和失调电流 — 环境温度曲线 （$V_{DD}$ = 5.5V）*

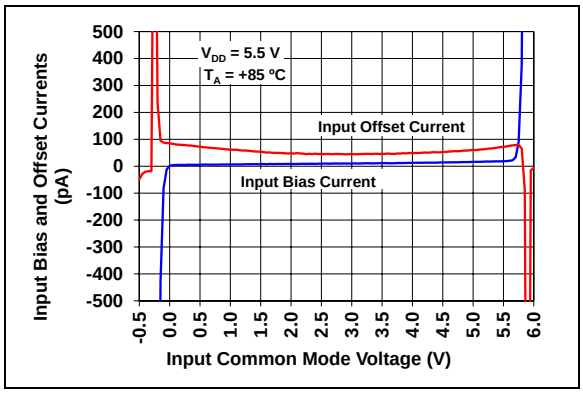



*图 2-15：　输入偏置和失调电流 — 共模输入电压曲线 （$T_A$ = +85°C）*

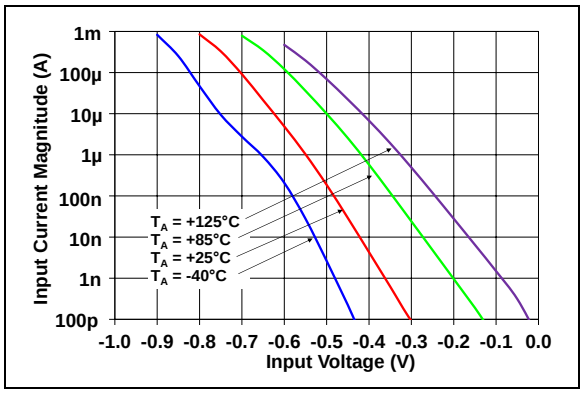



*图 2-18：　输入偏置电流 — 输入电压曲线 （电压低于 $V_{SS}$）*

**注：**除非另外声明，否则 $T_A$ = +25°C， $V_{DD}$ = +1.8V 至 5.5V， $V_{SS}$ = GND， $V_{CM}$ = $V_{DD}$/3， $V_{OUT}$ = $V_{DD}$/2， $V_L$ = $V_{DD}$/2， $R_L$ = 20 kΩ 连接至 $V_L$， $C_L$ = 30 pF。

## 2.2 其他直流电压和电流

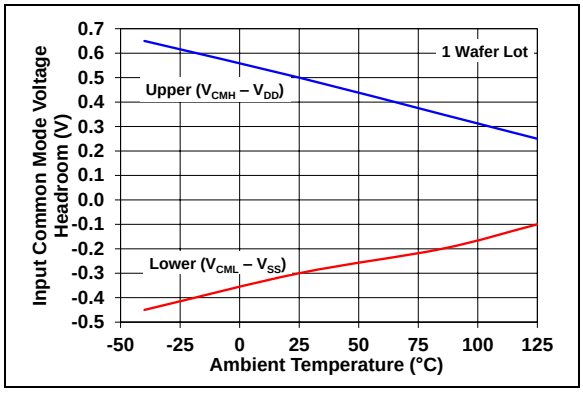



*图 2-19：输入共模电压余量（范围）— 环境温度曲线*

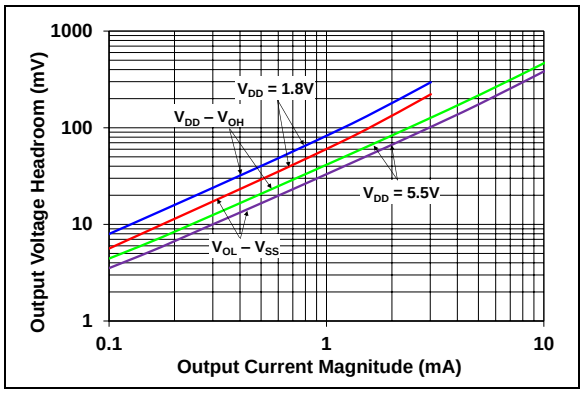



*图 2-20：输出电压余量 — 输出电流曲线*

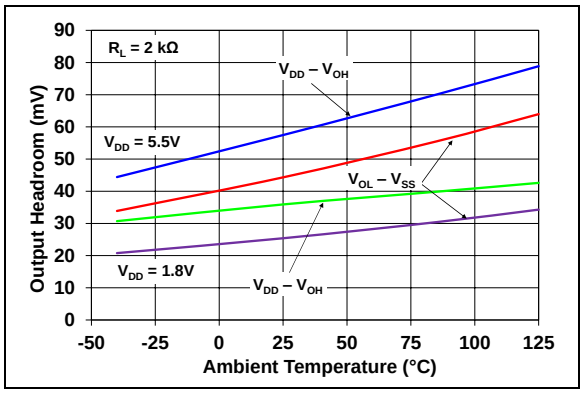



*图 2-21：输出电压余量 — 环境温度曲线*

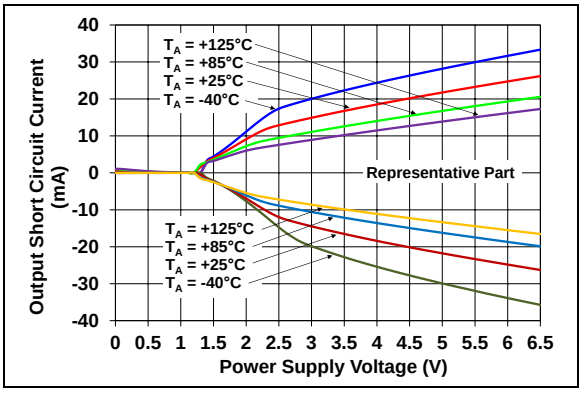



*图 2-22：输出短路电流 — 电源电压曲线*

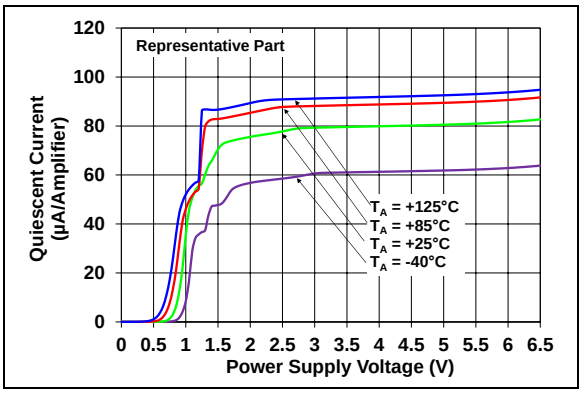



*图 2-23：供电电流 — 电源电压曲线*

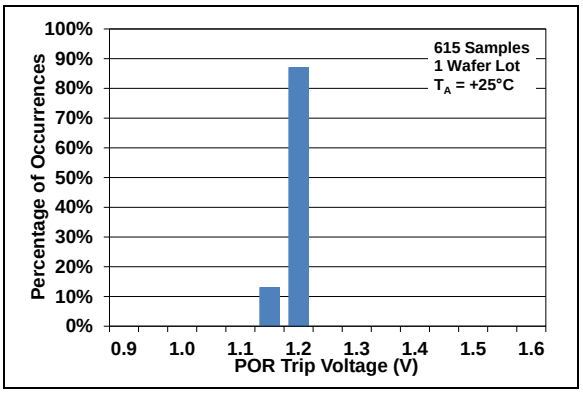



*图 2-24：上电复位阈值电压*


© 2016 Microchip Technology Inc.

**注：**除非另外声明，否则 $T_A$ = +25°C， $V_{DD}$ = +1.8V 至 5.5V， $V_{SS}$ = GND， $V_{CM}$ = $V_{DD}$/3， $V_{OUT}$ = $V_{DD}$/2， $V_L$ = $V_{DD}$/2， $R_L$ = 20 kΩ 连接至 $V_L$， $C_L$ = 30 pF。

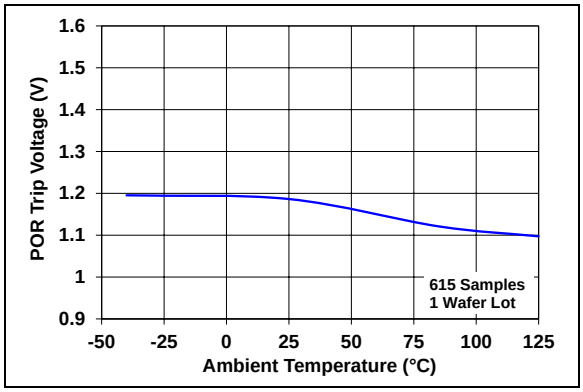



***图 2-25：*** *上电复位电压 — 环境温度曲线*

**注：**除非另外声明，否则 $T_A$ = +25°C， $V_{DD}$ = +1.8V 至 5.5V， $V_{SS}$ = GND， $V_{CM}$ = $V_{DD}$/3， $V_{OUT}$ = $V_{DD}$/2， $V_L$ = $V_{DD}$/2， $R_L$ = 20 kΩ 连接至 $V_L$， $C_L$ = 30 pF。

## 2.3 频率响应

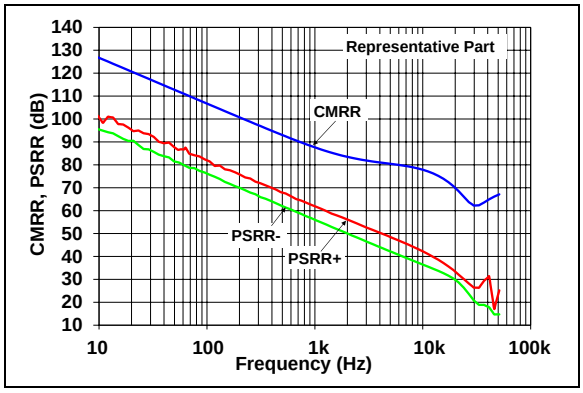



*图 2-26：　CMRR 和 PSRR— 频率曲线*

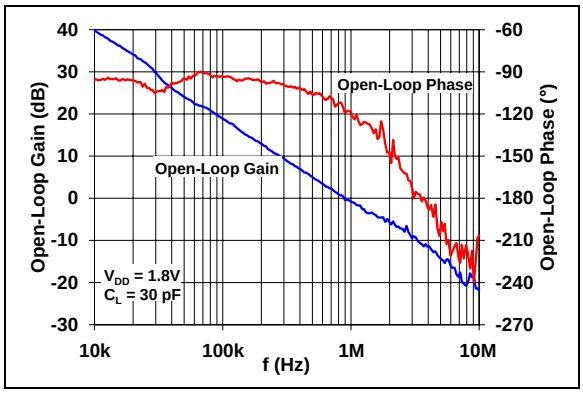



*图 2-27：　开环增益 — 频率曲线（$V_{DD}$ = 1.8V）*

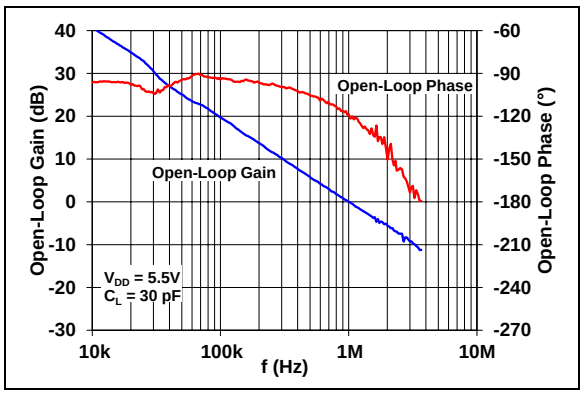



*图 2-28：　开环增益 — 频率曲线（$V_{DD}$ = 5.5V）*

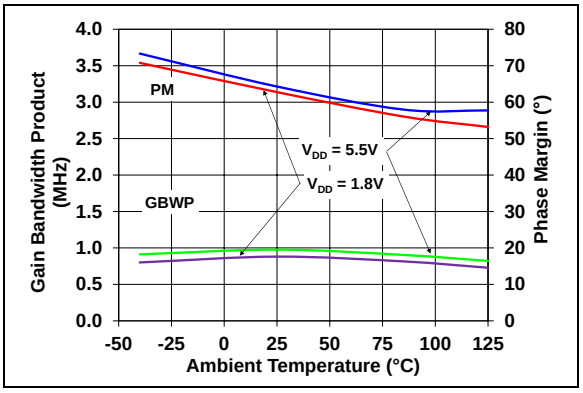



*图 2-29：　增益带宽积和相位裕度 — 环境温度曲线*

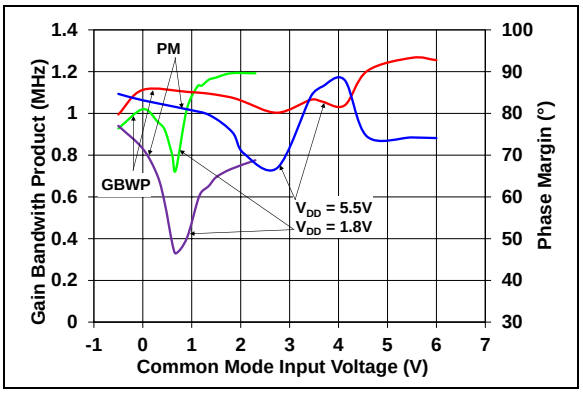



*图 2-30：　增益带宽积和相位裕度 — 共模输入电压曲线*

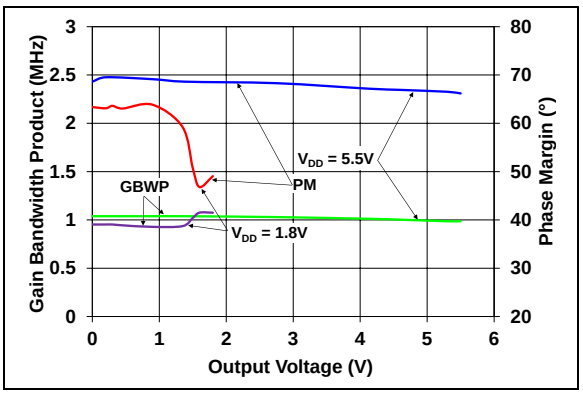



*图 2-31：　增益带宽积和相位裕度 — 输出电压曲线*


© 2016 Microchip Technology Inc.

**注：**除非另外声明，否则 $T_A$ = +25°C， $V_{DD}$ = +1.8V 至 5.5V， $V_{SS}$ = GND， $V_{CM}$ = $V_{DD}$/3， $V_{OUT}$ = $V_{DD}$/2， $V_L$ = $V_{DD}$/2， $R_L$ = 20 kΩ 连接至 $V_L$， $C_L$ = 30 pF。

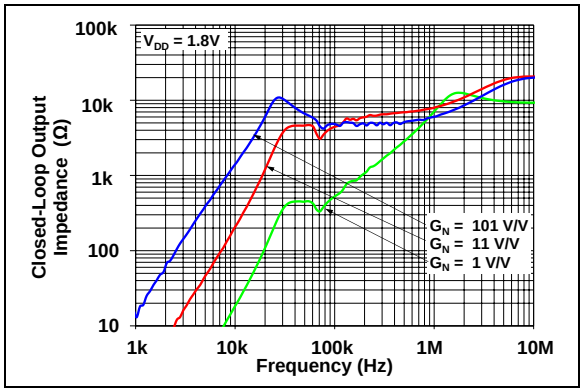



*图 2-32：　　闭环输出阻抗 — 频率曲线（$V_{DD}$ = 1.8V）*

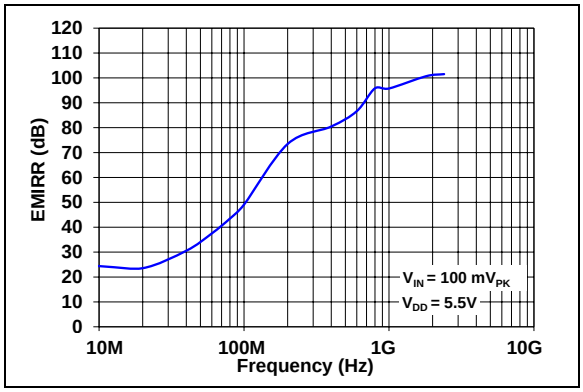



*图 2-35：　　EMIRR— 频率曲线*

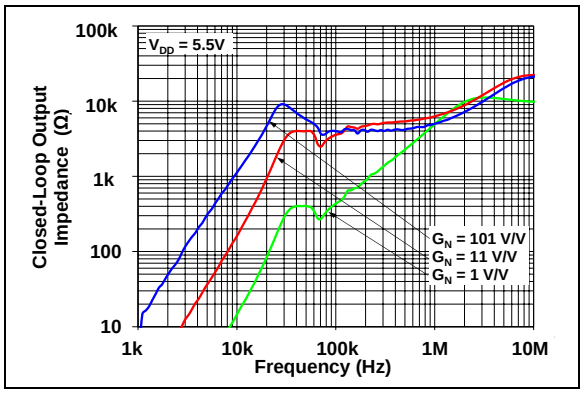



*图 2-33：　　闭环输出阻抗 — 频率曲线（$V_{DD}$ = 5.5V）*

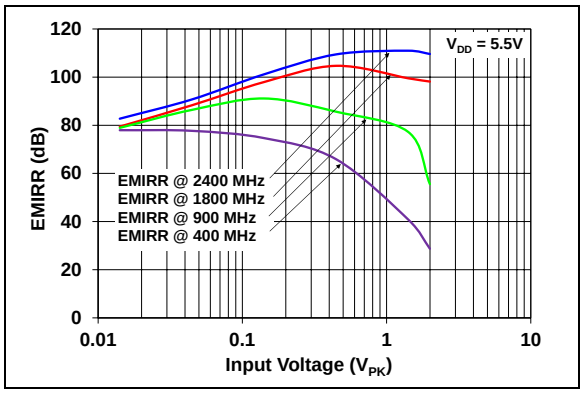



*图 2-36：　　EMIRR— 输入电压曲线*

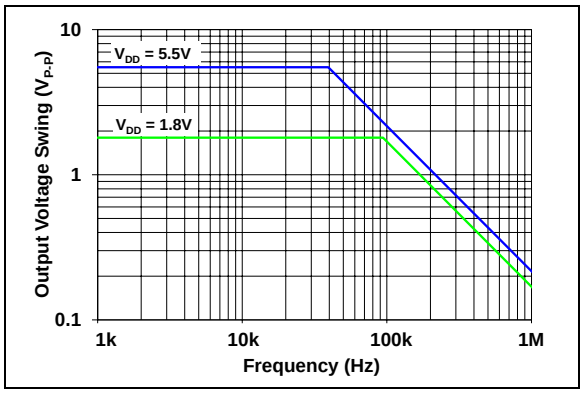



*图 2-34：　　最大输出电压摆幅 — 频率曲线*

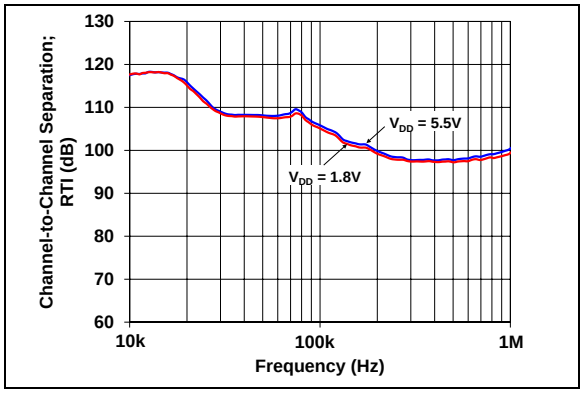



*图 2-37：　　通道对通道隔离 — 频率曲线*

**注：**除非另外声明，否则 $T_A$ = +25°C， $V_{DD}$ = +1.8V 至 5.5V， $V_{SS}$ = GND， $V_{CM}$ = $V_{DD}$/3， $V_{OUT}$ = $V_{DD}$/2， $V_L$ = $V_{DD}$/2， $R_L$ = 20 kΩ 连接至 $V_L$， $C_L$ = 30 pF。

## 2.4 输入噪声和失真

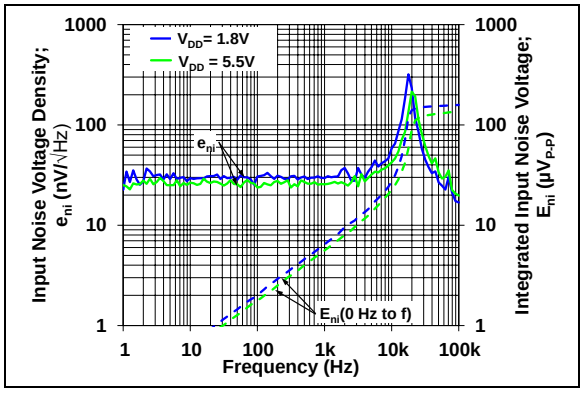



*图 2-38：输入噪声电压密度和积分输入噪声电压 — 频率曲线*

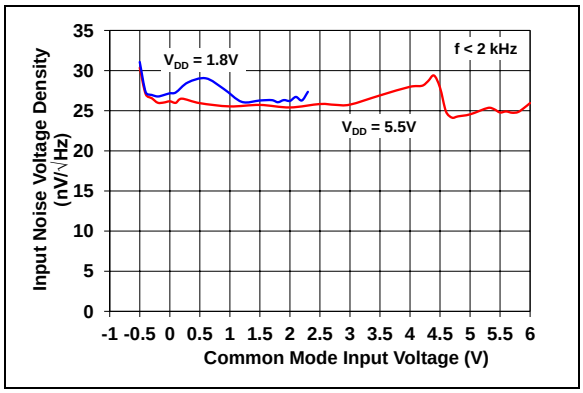



*图 2-39：输入噪声电压密度 — 输入共模电压曲线*

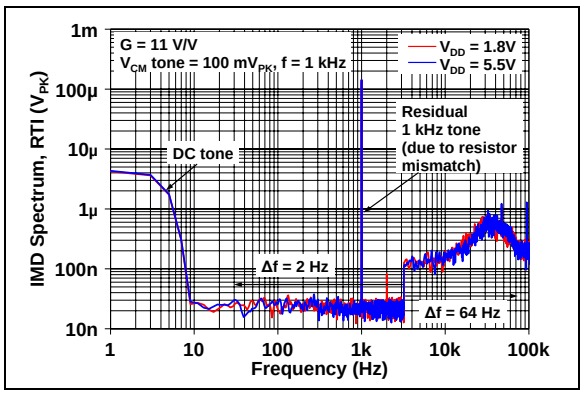



*图 2-40：互调失真 — 频率曲线（带 $V_{CM}$ 扰动）（见图 1-6）*

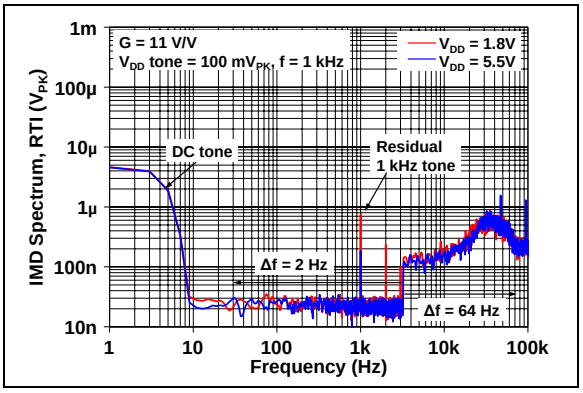



*图 2-41：互调失真一频率曲线（带 $V_{DD}$ 扰动）（见图 1-6）*

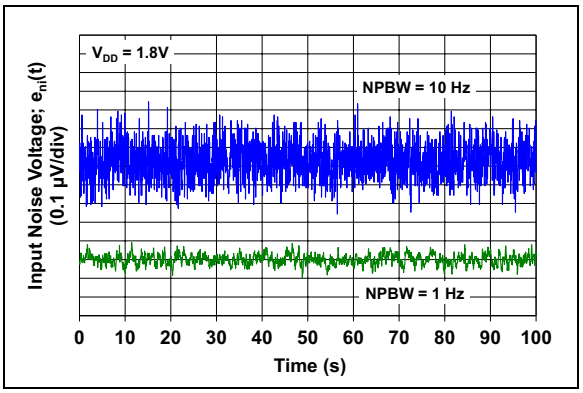



*图 2-42：输入噪声 — 时间曲线（使用 1 Hz 和 10 Hz 滤波器， $V_{DD}$ = 1.8V）*

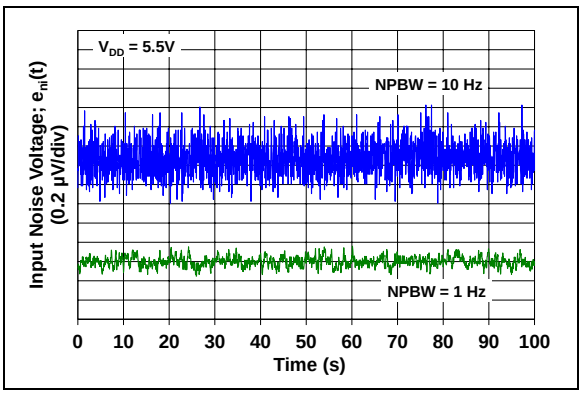



*图 2-43：输入噪声 — 时间曲线（使用 1 Hz 和 10 Hz 滤波器， $V_{DD}$ = 5.5V）*


© 2016 Microchip Technology Inc.

**注：**除非另外声明，否则 $T_A$ = +25°C， $V_{DD}$ = +1.8V 至 5.5V， $V_{SS}$ = GND， $V_{CM}$ = $V_{DD}$/3， $V_{OUT}$ = $V_{DD}$/2， $V_L$ = $V_{DD}$/2， $R_L$ = 20 kΩ 连接至 $V_L$， $C_L$ = 30 pF。

## 2.5 时间响应

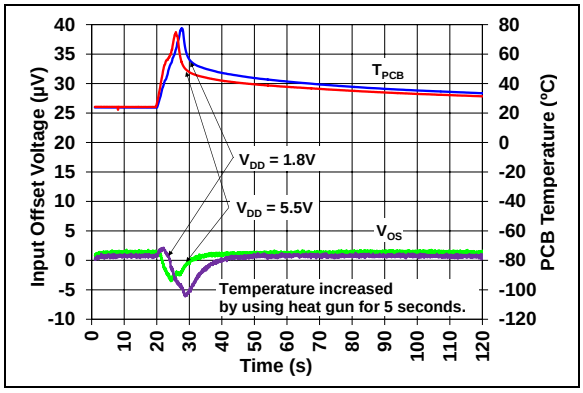



*图 2-44：不同温度下的输入失调电压—时间曲线*

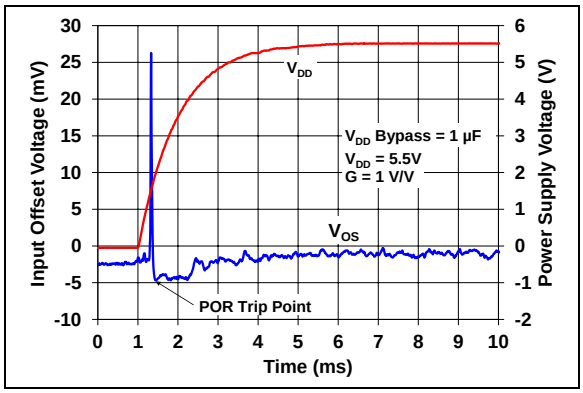



*图 2-45：上电时的输入失调电压—时间曲线*

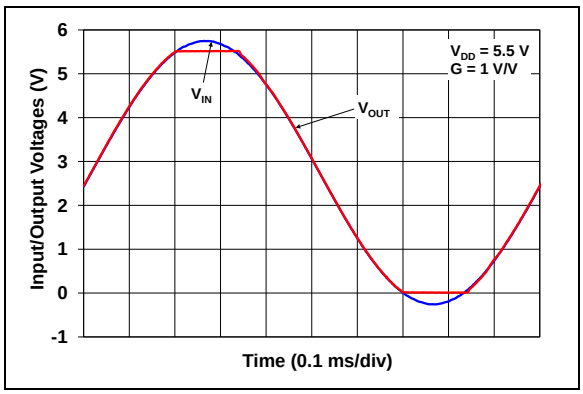



*图 2-46：过驱动时 MCP6V61/1U/2/4 系列器件不发生输入相位反转*

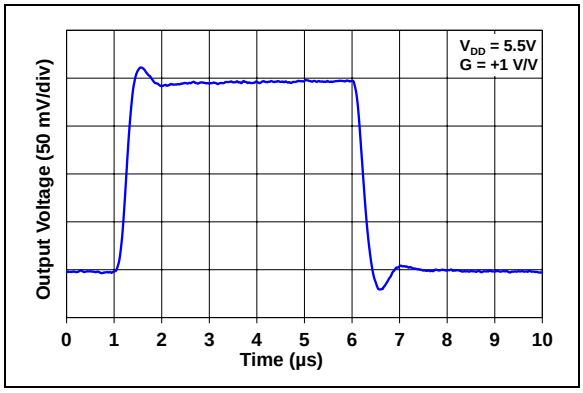



*图 2-47：同相小信号阶跃响应*

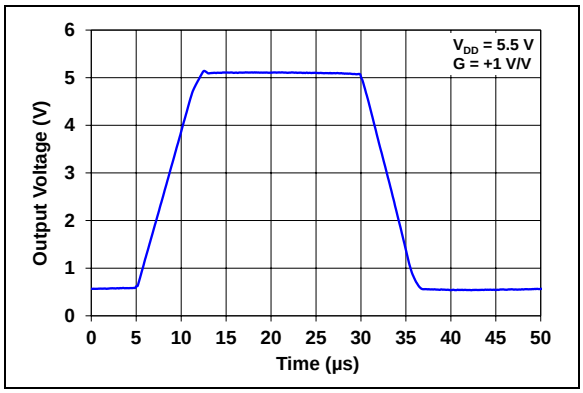



*图 2-48：同相大信号阶跃响应*

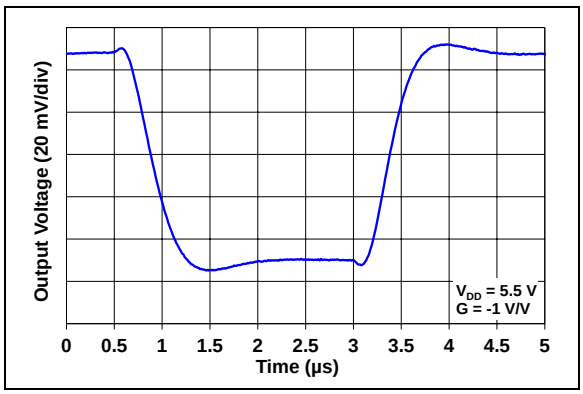



*图 2-49：反相小信号阶跃响应*

**注：**除非另外声明，否则 $T_A$ = +25°C， $V_{DD}$ = +1.8V 至 5.5V， $V_{SS}$ = GND， $V_{CM}$ = $V_{DD}$/3， $V_{OUT}$ = $V_{DD}$/2， $V_L$ = $V_{DD}$/2， $R_L$ = 20 kΩ 连接至 $V_L$， $C_L$ = 30 pF。

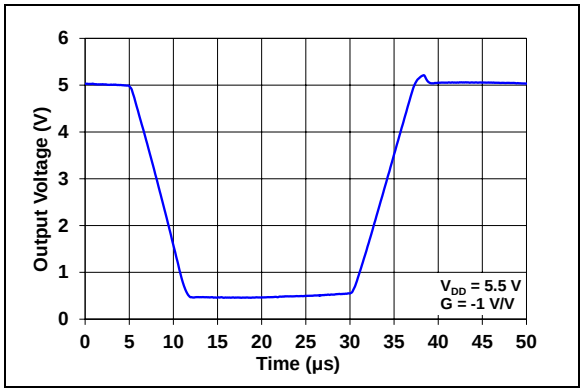



***图 2-50：*** *反相大信号阶跃响应*

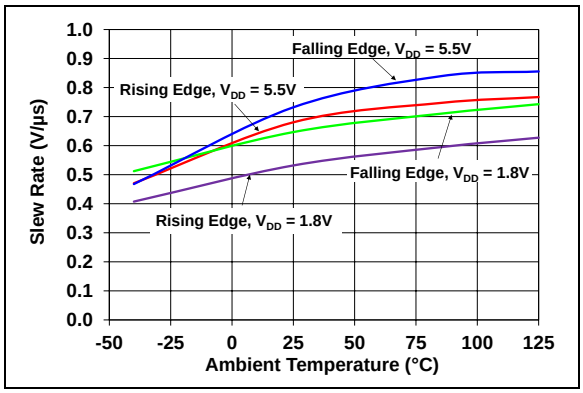



***图 2-51：*** *压摆率 — 环境温度曲线*

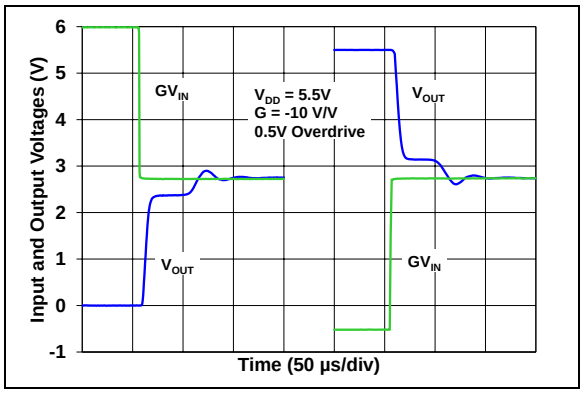



***图 2-52：*** *输出过驱动恢复 — 时间曲线（G = -10 V/V）*

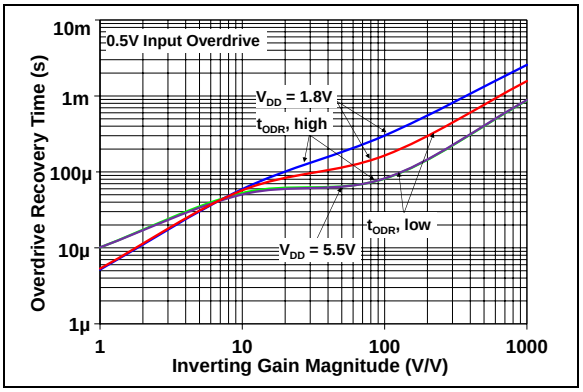



***图 2-53：*** *输出过驱动恢复时间 — 反相增益曲线*


© 2016 Microchip Technology Inc.

## 3.0 引脚说明

表 3-1 列出了引脚说明。

**表 3-1：引脚功能表**

| MCP6V61 | MCP6V61U | MCP6V62 | | MCP6V64 | 符号 | 说明 |
|---|---|---|---|---|---|---|
| SOT-23 | SOT-23，SC-70 | 2×3 TDFN | MSOP | TSSOP | | |
| 1 | 4 | 1 | 1 | 1 | $V_{OUT}$，$V_{OUTA}$ | 输出（运放 A） |
| 2 | 2 | 4 | 4 | 11 | $V_{SS}$ | 负电源 |
| 3 | 1 | 3 | 3 | 3 | $V_{IN}+$，$V_{INA}+$ | 同相输入（运放 A） |
| 4 | 3 | 2 | 2 | 2 | $V_{IN}-$，$V_{INA}-$ | 反相输入（运放 A） |
| 5 | 5 | 8 | 8 | 4 | $V_{DD}$ | 正电源 |
| — | — | 5 | 5 | 5 | $V_{INB}+$ | 同相输入（运放 B） |
| — | — | 6 | 6 | 6 | $V_{INB}-$ | 反相输入（运放 B） |
| — | — | 7 | 7 | 7 | $V_{OUTB}$ | 输出（运放 B） |
| — | — | — | — | 8 | $V_{OUTC}$ | 输出（运放 C） |
| — | — | — | — | 9 | $V_{INC}-$ | 反相输入（运放 C） |
| — | — | — | — | 10 | $V_{INC}+$ | 同相输入（运放 C） |
| — | — | — | — | 12 | $V_{IND}+$ | 同相输入（运放 D） |
| — | — | — | — | 13 | $V_{IND}-$ | 反相输入（运放 D） |
| — | — | — | — | 14 | $V_{OUTD}$ | 输出（运放 D） |
| — | — | 9 | — | — | EP | 裸露的散热焊盘（EP）；必须连接到 $V_{SS}$ |

### 3.1 模拟输出

模拟输出引脚（$V_{OUT}$）是低阻抗电压源。

### 3.2 模拟输入

同相和反相输入（$V_{IN}+$ 和 $V_{IN}-$ 等）是低偏置电流的高阻抗 CMOS 输入。

### 3.3 电源引脚

正电源引脚（$V_{DD}$）的电压比负电源引脚（$V_{SS}$）的电压高 1.8V 至 5.5V。正常工作时，其他引脚的电压介于 $V_{SS}$ 和 $V_{DD}$ 之间。

通常，这些器件使用单（正）电源配置。在这种情况下，$V_{SS}$ 接地，而 $V_{DD}$ 连接到电源。$V_{DD}$ 需要连接旁路电容。

### 3.4 裸露的散热焊盘（EP）

裸露的散热焊盘（EP）和 $V_{SS}$ 引脚之间存在内部连接；在印刷电路板（Printed Circuit Board，PCB）上，必须将它们连接至同一电位。

该散热焊盘可以连接到 PCB 地平面，以提供更大的散热片。这样能改善封装热阻（$\theta_{JA}$）。

## 4.0 应用

MCP6V61/1U/2/4 系列零漂移运放采用 Microchip 最先进的CMOS工艺制造。它针对要求小封装和低功耗的高精度应用而设计。MCP6V61/1U/2/4 器件具有低供电电压和低静态电流的特性，是电池供电应用的理想选择。

### 4.1 零漂移工作原理概述

图 4-1 显示了 MCP6V61/1U/2/4 零漂移运放的简化框图。该图将用于说明如何在该架构中降低慢电压误差（获得更好的 $V_{OS}$、$\Delta V_{OS}/\Delta T_A$（$TC_1$）、CMRR、PSRR、$A_{OL}$ 和 1/f 噪声性能）。

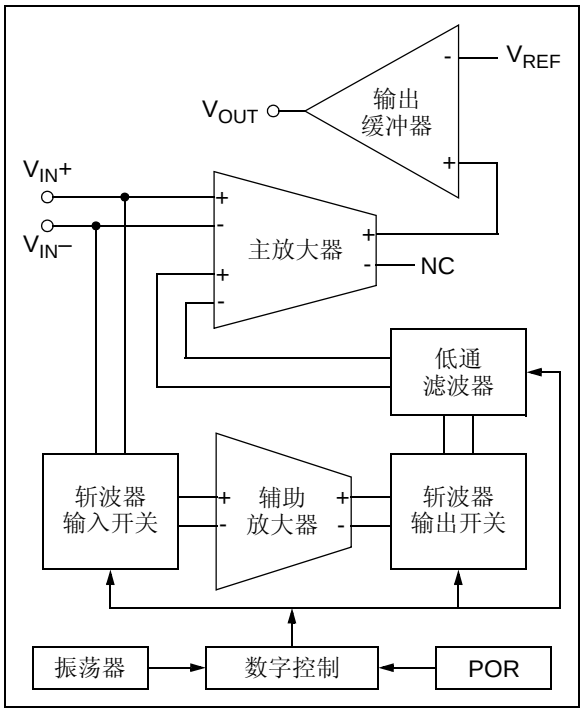



*图 4-1：简化的零漂移运放功能框图*

#### 4.1.1 构成模块

主放大器设计为具有高增益和高带宽，并采用差分拓扑。它的主输入对（左上角的 + 和 - 引脚）用于输入信号的高频部分。它的辅助输入对（左下角的 + 和 - 引脚）用于输入信号的低频部分，并校正运放的输入失调电压。两个输入在内部相加。

辅助放大器、斩波器输入开关和斩波器输出开关为输入信号提供高直流增益。直流误差被调制为高频，而白噪声被调制为低频。

低通滤波器可以降低高频含量，包括斩波时钟的谐波。

输出缓冲器用于驱动 $V_{OUT}$ 引脚上的外部负载（$V_{REF}$ 是内部参考电压）。

振荡器以 $f_{OSC1}$ = 200 kHz 运行。它的输出进行二分频，以生成 $f_{CHOP}$ = 100 kHz 的斩波时钟速率。

内部上电复位（POR）会以已知的良好状态启动器件，可以防止电源欠压。

数字控制模块用于控制开关和 POR 事件。

#### 4.1.2 斩波操作

图 4-2 显示了斩波时钟第一个阶段的放大器连接，图 4-3 显示了第二个阶段的连接。慢电压误差的极性会交替变化，使平均误差很小。

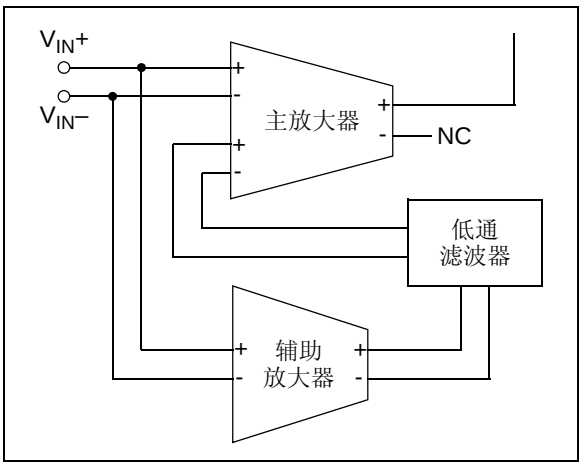



*图 4-2：第一个斩波时钟阶段：等效的放大器图*

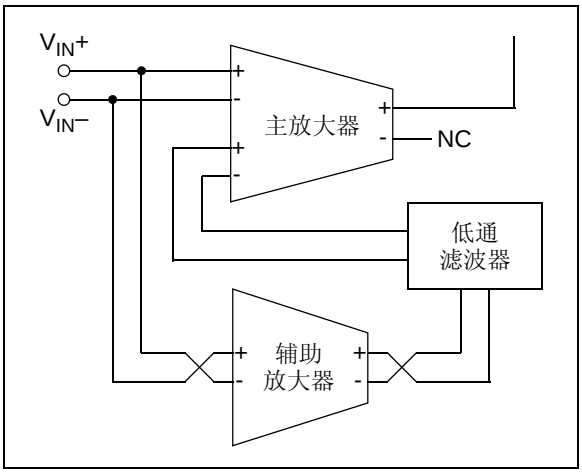



*图 4-3：第二个斩波时钟阶段：等效的放大器图*


© 2016 Microchip Technology Inc.

### 4.1.3 互调失真 （IMD）

在存在交流信号时，这些运放会呈现出互调失真（Itermodulation Distortion， IMD）。

信号和时钟可以分解为正弦波谱线 （傅立叶级数分量） 。这些谱线会与零漂移电路的非线性响应相互作用，产生频率为频率和与频率差的 IMD 谱线。每个方波时钟的谐波均具有一系列以它为中心的 IMD 谱线。请参见图 2-40 和图 2-41。

## 4.2 其他功能模块

### 4.2.1 轨到轨输入

MCP6V61/1U/2/4 运放的输入级采用两个并联的差分 CMOS 输入级。一个在低共模输入电压（$V_{CM}$，正常工作时大约等于 $V_{IN}$+ 和 $V_{IN}$-）下工作，另一个在高 $V_{CM}$ 下工作。采用这种拓扑结构，在 +25°C 下工作时，输入的最高 $V_{CM}$ 电压为 $V_{DD}$ + 0.3V，最低为 $V_{SS}$ - 0.2V（见图 2-19）。输入失调电压 （$V_{OS}$）在 $V_{CM}$ = $V_{SS}$ - 0.2V 和 $V_{DD}$ + 0.3V 的条件下测量，以确保正常工作。

#### 4.2.1.1 相位反转

输入器件被设计为在输入引脚超出供电电压时，不发生相位反转。图 2-46 显示了在输入电压超出两个供电电压时，未发生相位反转。

#### 4.2.1.2 输入电压限制

为了防止对运放造成损坏和 / 或不当操作，电路必须限制输入引脚上的电压（见**第 1.1 节 “绝对最大值 †”**）。此项要求与后面讨论的电流限制是相互独立的。

输入引脚上的 ESD 保护如图 4-4 所示。选择该结构是为了保护输入晶体管免受许多（但非所有）过压条件的影响，并最大程度地降低输入偏置电流 （$I_B$）。

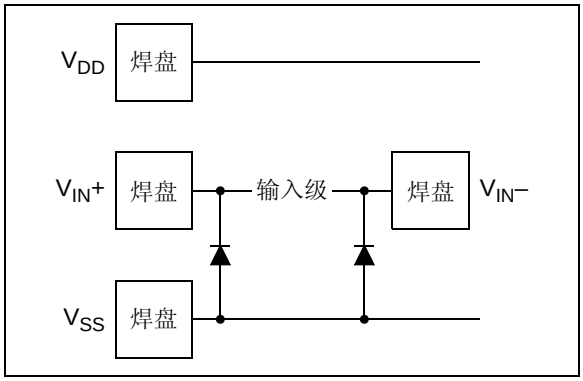



***图 4-4：*** *简化的模拟输入 ESD 结构*

当输入电压比 $V_{SS}$ 低了一个以上的二极管压降时，输入 ESD 二极管会钳位输入。它们还会对远高于 $V_{DD}$ 的所有电压进行钳位；它们的击穿电压对于正常工作来说足够高，但对于防止慢速过压（超出 $V_{DD}$）事件来说不够低。满足规范的极快速的 ESD 事件会受到限制，从而不会发生损坏。

在一些应用中，可能需要防止运放输入出现过大电压；图 4-5 显示了一种保护这些输入的方法。$D_1$ 和 $D_2$ 可以是小信号硅二极管、肖特基二极管 （用于降低钳位电压）或连接有二极管的 FET （用于降低泄漏电流）。

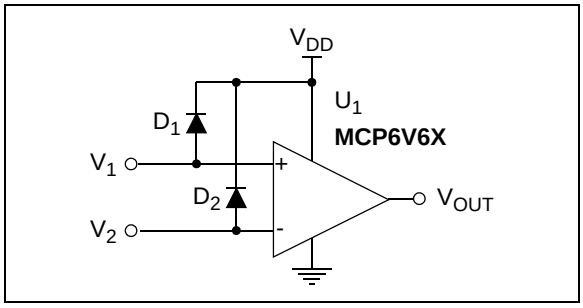
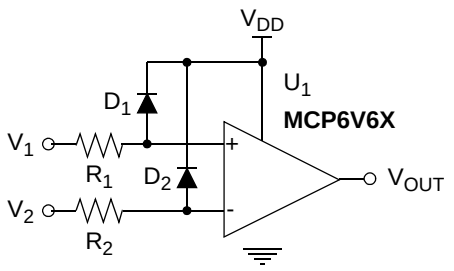



***图 4-5：*** *保护模拟输入以防止高电压*

#### 4.2.1.3 输入电流限制

为了防止对运放造成损坏和 / 或不当操作，电路必须限制输入引脚上的电流（见**第 1.1 节“绝对最大值 †”**）。此项要求与前面讨论的电压限制是相互独立的。

图 4-6 显示了一种保护这些输入的方法。电阻 $R_1$ 和 $R_2$ 会限制可能流入或流出输入引脚（以及流入 $D_1$ 和 $D_2$）的电流。二极管电流将流入 $V_{DD}$。




$$min(R_1, R_2) > \frac{V_{SS} - min(V_1, V_2)}{2\ mA}$$

$$min(R_1, R_2) > \frac{max(V_1, V_2) - V_{DD}}{2\ mA}$$

***图 4-6：*** *保护模拟输入以防止高电流*

此外，也可以将二极管连接到电阻 $R_1$ 和 $R_2$ 的左侧。这种情况下，需要通过其他方式来限制通过二极管 $D_1$ 和 $D_2$ 的电流。然后，电阻用于限制浪涌电流；进入输入引脚（$V_{IN}$+ 和 $V_{IN}$-）的直流电流应极小。

当共模电压（$V_{CM}$）低于地电压（$V_{SS}$）时，会有很大的电流从输入（通过 ESD 二极管）流出；请参见图 2-18。

### 4.2.2 轨到轨输出

当 $R_L$（= 20 kΩ）与 $V_{DD}/2$ 连接，并且 $V_{DD}$ = 5.5V 时，MCP6V61/1U/2/4 零漂移运放的输出电压范围为 $V_{DD}$ – 5.9 mV（典型值）至 $V_{SS}$ + 4.7 mV（典型值）。更多信息，请参见图 2-20 和图 2-21。

该运放设计为驱动轻负载；使用另一个放大器来对输出进行缓冲以驱动重负载。

## 4.3 应用技巧

### 4.3.1 不同温度下的输入失调电压

表 1-1 给出了输入失调电压的线性和二次项温度系数（$TC_1$ 和 $TC_2$）。可以使用以下公式计算规定范围内的任意温度下的输入失调电压：

**公式 4-1：**

$$V_{OS}(T_A) = V_{OS} + TC_1\Delta T + TC_2\Delta T^2$$

其中：

| | | |
|---|---|---|
| $\Delta T$ | = | $T_A$ – 25°C |
| $V_{OS}(T_A)$ | = | $T_A$ 时的输入失调电压 |
| $V_{OS}$ | = | +25°C 时的输入失调电压 |
| $TC_1$ | = | 线性温度系数 |
| $TC_2$ | = | 二次项温度系数 |

### 4.3.2 直流增益图

图 2-10 至图 2-12 分别是 CMRR 倒数、 PSRR 倒数和 $A_{OL}$ 倒数（以 µV/V 为单位）的直方图。它们表示在共模输入电压（$V_{CM}$）、电源电压（$V_{DD}$）和输出电压（$V_{OUT}$）发生变化时，输入失调电压（$V_{OS}$）的相应变化。这些直方图基于生产测试设备获取的数据，其结果体现了准确性和测试时间之间的平衡。器件的实际性能通常会优于图 2-10 至图 2-12 所示的结果。

$1/A_{OL}$ 直方图近似以 0 µV/V 为中心，因为测得结果以运放输入噪声为主。所显示的负值表示噪声和测试限制，*并非* 由运放不稳定造成。生产测试会进行多次 $V_{OS}$ 测量，用以验证运放的稳定性；不稳定的器件会显现较大的 $V_{OS}$ 差异，或输出一直保持为电源轨电压之一。

### 4.3.3 上电时的失调

当这些器件上电时，输入失调（$V_{OS}$）为一个未校正的值（通常小于 ±5 mV）。对于高直流增益的电路，这会导致输出达到两个轨电压之一。这种情况下，会延迟达到有效输出的时间，延迟时间等于输出过驱动时间（如 $t_{ODR}$）加上启动时间（如 $t_{STR}$）。

可以很简单地避免这种额外的启动时间。一种方法是降低增益。另一种方法是在反馈电阻（$R_F$）上增加一个电容。


© 2016 Microchip Technology Inc.

### 4.3.4 源电阻

输入偏置电流有两个重要成分：开关毛刺（在低于等于室温时占主要部分）和输入 ESD 二极管漏电流（在高于等于 +85°C 时占主要部分）。

各输入引脚上的电阻应很小且相等。这可以最大程度降低由输入偏置电流导致的输出失调。

在高频（即高于 1 MHz）时，输入引脚上的电阻应为 10Ω 至 1 kΩ 量级。这可以帮助最大程度降低开关毛刺（速度极快）对整体性能的影响。在某些情况下，可能需要添加与输入引脚串联的电阻，才能改善这种性能。

高增益时要求输入电阻很小。如果不是如此，则寄生电容可能会导致正反馈和不稳定。

### 4.3.5 源电容

两个输入引脚上的电容应很小。很大的输入电容和源电阻，加上高增益，会导致正反馈和不稳定。

### 4.3.6 容性负载

驱动大容量的容性负载会使电压反馈运放产生稳定性问题。当负载电容增大时，反馈环路的相位裕度会减小，闭环带宽也会变窄。这将使频率响应出现增益尖峰，并使阶跃响应出现过冲和振铃。由于这些零漂移运放具有独特的拓扑结构，所以它们的输出阻抗不同于大多数运放。

使用这些运放驱动容性负载时，在输出端上串联一个电阻（图 4-7 中的 $R_{ISO}$），可使输出负载在较高频率时呈阻性，从而改善反馈环路的相位裕度（稳定性）。然而，其带宽通常会低于无容性负载时的带宽。

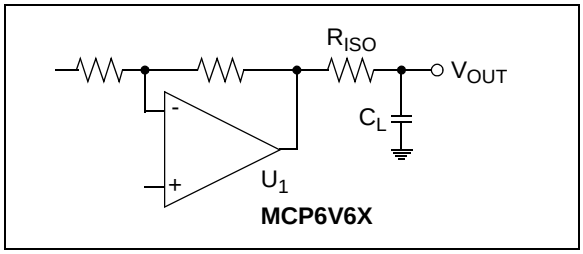



***图 4-7：*** *输出电阻 $R_{ISO}$ 使容性负载稳定*

图 4-8 显示了不同容性负载和增益的 $R_{ISO}$ 建议值。x 轴是负载电容（$C_L$）。y 轴是电阻（$R_{ISO}$）。

$G_N$ 是电路的噪声增益。对于同相增益，$G_N$ 等于信号增益。对于反相增益，$G_N$ 等于 1+| 信号增益 |（例如，对于 -1 V/V，$G_N$ = +2 V/V）。

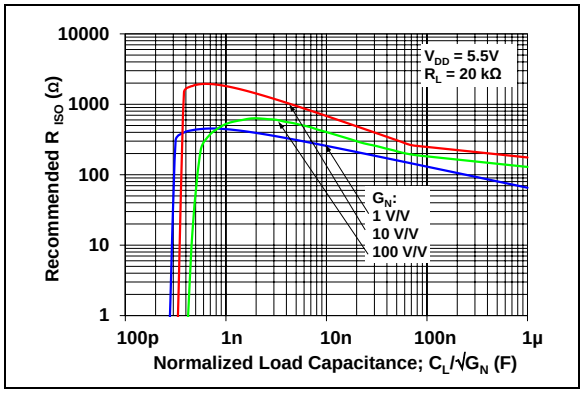



***图 4-8：*** *不同容性负载的 $R_{ISO}$ 建议值*

选定了电路的 $R_{ISO}$ 后，请再次确认所产生的频率响应尖峰和阶跃响应过冲。修正 $R_{ISO}$ 的值，直到产生合理的响应。基准评估会很有帮助。

### 4.3.7 稳定输出负载

当增益很低时，本系列的零漂移运放的输出阻抗（图 2-32 和图 2-33）有双零点。对于在频率接近器件带宽时阻抗很低的反馈网络，这会导致很大的相移，从而导致稳定性问题。

图 4-9 显示了输出上的负载为 $(R_L + R_{ISO})||(R_F + R_G)$；其中，$R_{ISO}$ 位于负载之前（如图 4-7 所示）。为了保持稳定性，该负载需要足够大；它应至少为 10 kΩ。

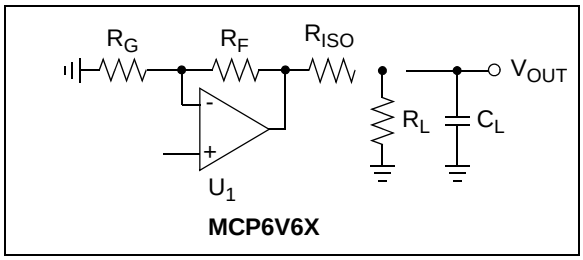



***图 4-9：*** *输出负载*

### 4.3.8 增益尖峰

图 4-10 显示了一个表示同相放大器（$V_M$ 为直流电压，$V_P$ 为输入）或反相放大器（$V_P$ 为直流电压，$V_M$ 为输入）的运放电路。电容 $C_N$ 和 $C_G$ 表示输入引脚上的总电容；它们包括运放的共模输入电容（$C_{CM}$）、电路板寄生电容和所有并联的电容。电容 $C_{FP}$ 表示输出和同相输入引脚间耦合的寄生电容。

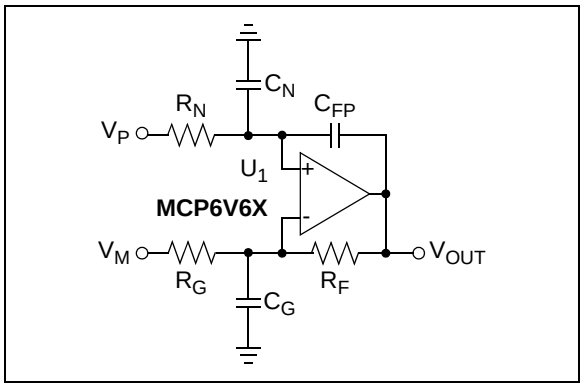



***图 4-10：*** *放大器与寄生电容*

$C_G$ 与 $R_G$ 并联（增益为 +1 V/V 时除外），这会使高频时的增益升高。$C_G$ 还会降低反馈环路的相位裕度，从而降低稳定性。可以通过降低 $C_G$ 或 $R_F||R_G$ 来降低这种影响。

$C_N$ 和 $R_N$ 构成一个影响 $V_P$ 上信号的低通滤波器。该滤波器具有一个实数极点，位于 $1/(2\pi R_N C_N)$ 处。

所需的最大 $R_F$ 值取决于噪声增益（见**第 4.3.6 节 "容性负载"** 中的 $G_N$）、$C_G$ 和开环增益的相移。$R_F$ 的限值近似为：

**公式 4-2：**

$$R_F \leq 10\,k\Omega \times \frac{3.5\,pF}{C_G} \times G_N^2$$

一些应用可能会修改这些值，以降低输出负载或增益尖峰（阶跃响应过冲）。

高增益时需要阻值很小的 $R_N$，以防止正反馈和振荡。较大的 $C_N$ 也会有所帮助。

### 4.3.9 降低不期望的噪声和信号

通过以下措施降低不期望的噪声和信号：

- 低带宽信号滤波器：
  - 最大程度降低随机模拟噪声
  - 降低干扰信号
- 良好的 PCB 布线技术：
  - 最大程度降低串扰
  - 最大程度降低与快速开关边沿相互影响的寄生电容和电感
- 良好的电源设计：
  - 与其他器件隔离
  - 对电源线上的干扰进行滤波

### 4.3.10 电源旁路和滤波

使用本系列运放时，应在靠近电源引脚（单电源时为 $V_{DD}$）2 mm范围内连接一个本地旁路电容（即，0.01 µF 至 0.1 µF），以获得良好的高频性能。

此外，还需要在距离这些器件 100 mm 的范围内连接一个大电容（即，1 µF 或更大），用以提供缓慢变化的大电流。该大电容可以与其他低噪声模拟器件共用。

在某些情况下，高频电源噪声（例如，开关电源）可能会导致过度的互调失真与直流失调漂移；需要过滤掉这种噪声。在电源连接中增加一个小电阻会很有帮助。

### 4.3.11 实现高直流精度的 PCB 设计

为了实现 ±1 µV 量级的高直流精度，需要最大程度降低许多物理误差。印刷电路板（PCB）、接线和温度环境的设计对所实现的精度有很大的影响。拙劣的 PCB 设计很容易导致精度比 MCP6V61/1U/2/4 运放最小值和最大值规范糟糕 100 倍以上。

#### 4.3.11.1 PCB 布线

将两种不同金属连接在一起时，在结点两端会产生随温度变化的电压（塞贝克效应或热结点效应）。热电偶就是利用这种效应来测量温度的。以下是 PCB 上热结点的示例：

- 焊接到铜箔焊盘上的元件（电阻和运放等）
- 机械连接到 PCB 的接线
- 跳线
- 焊点
- PCB 过孔


© 2016 Microchip Technology Inc.

典型热结点的温度 / 电压转换系数为 1 至 100 µV/°C（有时更高）。

Microchip 的 AN1258 （*“Op Amp Precision Design: PCB Layout Techniques”*）详细介绍了使用 PCB 布线技术最大限度降低热结点效应。此外，还讨论了其他因素的影响，例如串扰、阻抗、机械应力和湿度。

#### 4.3.11.2 串扰

直流串扰会导致出现较大的输入失调电压。常见原因包括：

- 共模噪声 （远程传感器）
- 接地环路 （电流回路）
- 电源耦合

来自市电（频率通常为 50 Hz 或 60 Hz）和其他交流源的干扰也会影响直流性能。非线性失真会将这些信号转换为多种谱线，包括电压的直流漂移。当 ADC 采样信号时，这些交流信号还会混叠到直流中，导致明显的失调电压漂移。

降低干扰：

- 走线和接线尽可能短
- 采用屏蔽措施
- 使用地平面 （至少采用星形地）
- 将输入信号源靠近 DUT
- 使用良好的 PCB 布线技术
- 对这些零漂移运放使用单独的电源滤波器（旁路电容）

#### 4.3.11.3 其他影响

输入引脚上的电阻应尽可能保持很小且相等，以最大程度降低与偏置电流相关的失调电压。

输入引脚上的（走线）电容应很小且相等。这可以最大程度降低开关毛刺引起的失调电压。

弯曲同轴电缆时，如果弯曲半径太小，会导致在中心导体上产生很小的压降 （摩擦电效应）。请确保弯曲半径足够大，使导体和绝缘材料完全接触。

机械应力会使一些电容类型（如一些陶瓷电容）输出很小的电压。在信号路径中使用更适合的电容类型，并最大程度减少机械应力和振动。

潮湿会导致在电路中产生电化学势电压。适当的PCB清洁会有一定帮助，与密封的效果相同。

## 4.4 典型应用

### 4.4.1 惠斯通电桥

许多传感器都配置为惠斯通电桥。应变计和压力传感器是两种常见示例。它们的信号很小，而共模噪声很大。所以需要采用具有高差分增益的放大器设计。

图 4-11 显示了如何使用最少的元件来连接惠斯通电桥。因为电路是非对称的，ADC 输入是单端输入，并且电路经过了最简单的滤波，CMRR 对于中等程度的共模噪声已经足够。

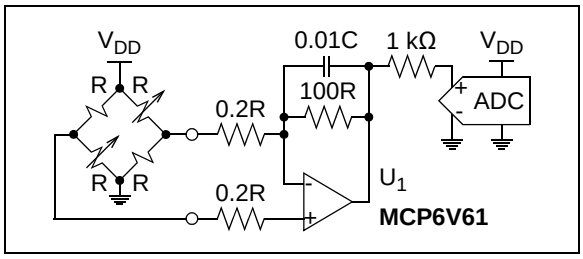



*图 4-11： 简单的设计*

### 4.4.2 RTD 传感器

图 4-12 中的比例型电路可以用于调理二线 RTD，适用于具有有限温度范围的应用。$U_1$ 用作差分放大器，具有低频极点。传感器的接线电阻 （$R_W$）在固件中进行校正。根据电压是否超出范围可以检测 RTD 是否发生故障 （开路）。

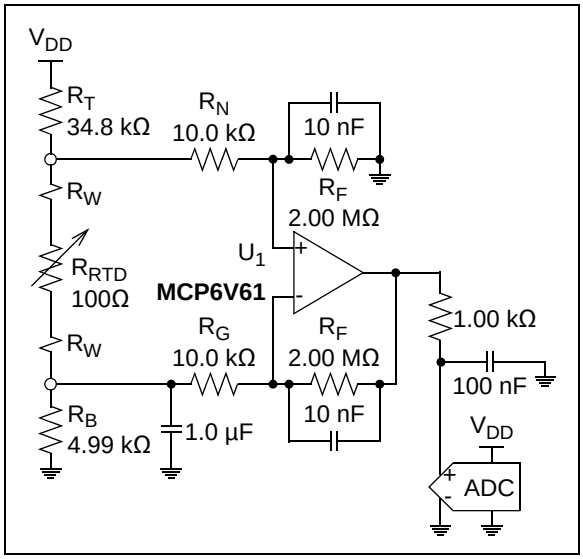



*图 4-12： RTD 传感器*

### 4.4.3 失调电压校正

图 4-13 显示了使用 MCP6V61 （$U_2$）校正另一个运放（$U_1$）的输入失调电压。 $R_2$ 和 $C_2$ 会对 $U_1$ 输入上的失调误差进行积分；积分速率需要足够慢，才能确保稳定（使用 $R_1$ 和 $R_3$ 提供反馈）。$R_4$ 和 $R_5$ 用于衰减积分器的输出；这会使积分器极点频率下移。

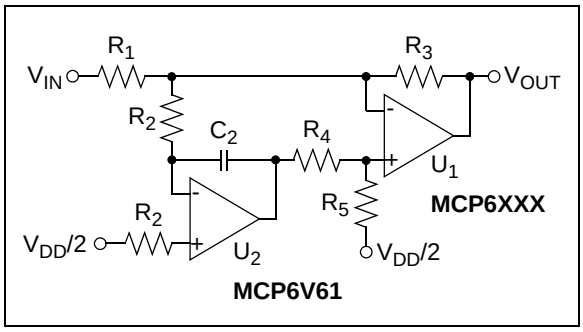



***图 4-13：*** *失调校正*

### 4.4.4 高精度比较器

在比较器前使用高增益运放可以改善比较器的性能。不要单独使用MCP6V61/1U/2/4作为比较器；没有反馈环路， $V_{OS}$ 校正电路将无法正确工作。

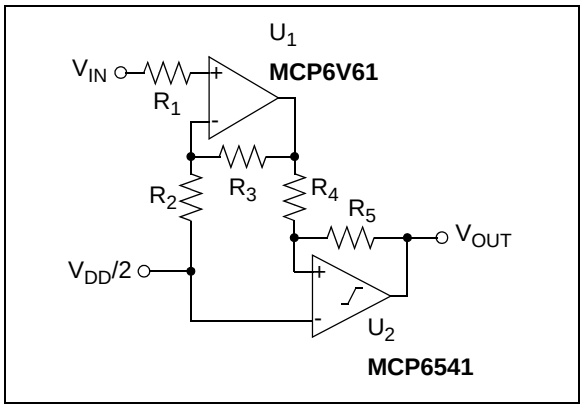



***图 4-14：*** *高精度比较器*


© 2016 Microchip Technology Inc.

## 5.0 设计工具

Microchip 提供了使用 MCP6V61/1U/2/4 系列运放进行设计所需的基本设计辅助工具。

### 5.1 SPICE 宏模型

Microchip 网站 （www.microchip.com）提供了最新的 MCP6V61/1U/2/4 运放 SPICE 宏模型。该模型旨在用作初始设计工具，它可以于整个温度范围内在运放的线性工作区良好地工作。关于其功能的信息，请参见模型文件。

基准测试是任何设计中极为重要的一个环节，不能用模拟替代。此外，需要对使用该宏模型获得的模拟结果进行验证，方法是将结果与数据手册规范和特性曲线进行比较。

### 5.2 FilterLab® 软件

Microchip 的 FilterLab® 软件是一款创新型软件工具，可以简化模拟有源滤波器（使用运放）的设计。Microchip 网站（www.microchip.com/filterlab）免费提供 FilterLab 设计工具。该设计工具可以提供标注元件值的滤波器电路的完整原理图。它还可以使用 SPICE 格式输出滤波器电路，该电路可以与宏模型一起用于模拟实际的滤波器性能。

### 5.3 Microchip 高级器件选型器 （MAPS）

MAPS 是一款软件工具，可以帮助客户高效地确定适合特定设计需求的 Microchip 器件。MAPS 可以从 Microchip 网站 （www.microchip.com/maps）免费下载，它是针对 Microchip 所有产品系列 （包括模拟器件、存储器、MCU 和 DSC）的综合选型工具。使用该工具时，客户可以定义过滤器来筛选相应的功能，通过参数来搜索器件，并导出逐项对比的技术比较报告。此外，还会提供 Microchip 器件的数据手册、购买信息和样片申请链接。

### 5.4 模拟演示板和评估板

Microchip 提供了范围广泛的模拟演示板和评估板，可以帮助客户加快产品上市。关于这些电路板及其相应用户手册与技术信息的完整列表，请访问 Microchip 网站 www.microchip.com/analogtools。

一些特别有用的电路板包括：

- MCP6V01 热电偶自动调零参考设计 （P/N MCP6V01RD-TCPL）
- MCP6XXX 放大器评估板 1 （P/N DS51667）
- MCP6XXX 放大器评估板 2 （P/N DS51668）
- MCP6XXX 放大器评估板 3 （P/N DS51673）
- MCP6XXX 放大器评估板 4 （P/N DS51681）
- 有源滤波器演示板工具包 （P/N DS51614）
- 8 引脚 SOIC/MSOP/TSSOP/DIP 评估板 （P/N SOIC8EV）
- 14 引脚 SOIC/TSSOP/DIP 评估板 （P/N SOIC14EV）

### 5.5 应用笔记

Microchip 网站 （www.microchip.com/appnotes）提供了以下 Microchip 应用笔记，建议将它们作为补充参考资源。

**ADN003：** *“Select the Right Operational Amplifier for your Filtering Circuits”*（DS21821）

**AN722：**《运算放大器结构和直流参数》（DS00722A_CN）

**AN723：**《运算放大器交流参数和应用》（DS00723A_CN）

**AN884：**《使用运放驱动容性负载》（DS00884A_CN）

**AN990：**《模拟传感器的调理电路概述》（DS00990A_CN）

**AN1177：** *“Op Amp Precision Design:DC Errors”*（DS01177）

**AN1228：** *“Op Amp Precision Design:Random Noise”*（DS01228）

**AN1258：** *“Op Amp Precision Design:PCB Layout Techniques”*（DS01258）

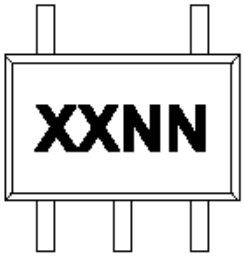
以下设计指南中列出了这些应用笔记和其他参考材料：

《信号链设计指南》（DS21825G_CN）

## 6.0 封装信息

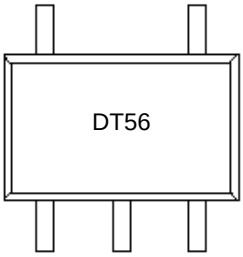
### 6.1 封装标识信息

5 引脚 SC70（**MCP6V61U**）

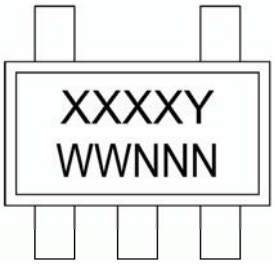



| 器件 | 代码 |
|---|---|
| MCP6V61UT-E/LTY | DTNN |

示例

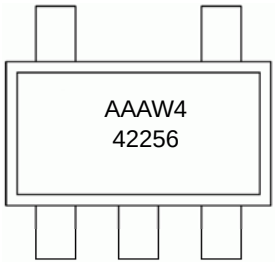



5 引脚 SOT-23（**MCP6V61** 和 **MCP6V61U**）

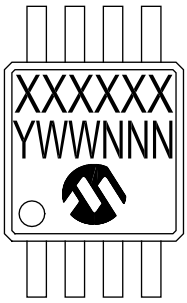



| 器件 | 代码 |
|---|---|
| MCP6V61T-E/OT | AAAWY |
| MCP6V61UT-E/OT | AAAXY |

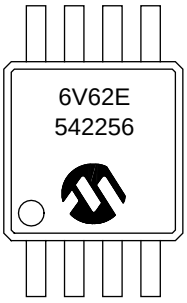
示例




8 引脚 MSOP（3x3 mm）（**MCP6V62**）




示例




| | | |
|---|---|---|
| **图注：** | XX...X | 客户指定信息 |
| | Y | 年份代码 （日历年的最后一位数字） |
| | YY | 年份代码 （日历年的最后两位数字） |
| | WW | 星期代码 （一月一日的星期代码为 “01”） |
| | NNN | 以字母数字排序的追踪代码 |
| | (e3) | 雾锡 （Matte Tin， Sn）的 JEDEC® 无铅标志 |
| | * | 表示无铅封装。 JEDEC 无铅标志 （(e3)）标示于此种封装的外包装上。 |
| **注：** | Microchip 部件编号如果无法在同一行内完整标注，将换行标出，因此会限制表示客户信息的字符数。 | |

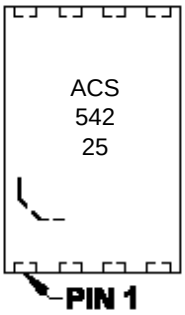

© 2016 Microchip Technology Inc.

8 引脚 TDFN（2x3x0.75 mm）（**MCP6V62**）

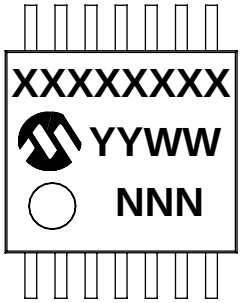
| 器件 | 代码 |
|---|---|
| MCP6V62T-E/MNY | ACS |

注： 适用于 8 引脚 2x3 TDFN

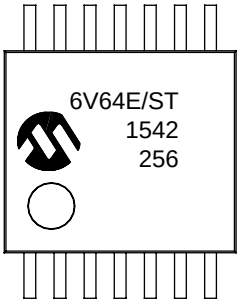
示例




14 引脚 TSSOP（4.4 mm）（**MCP6V64**）

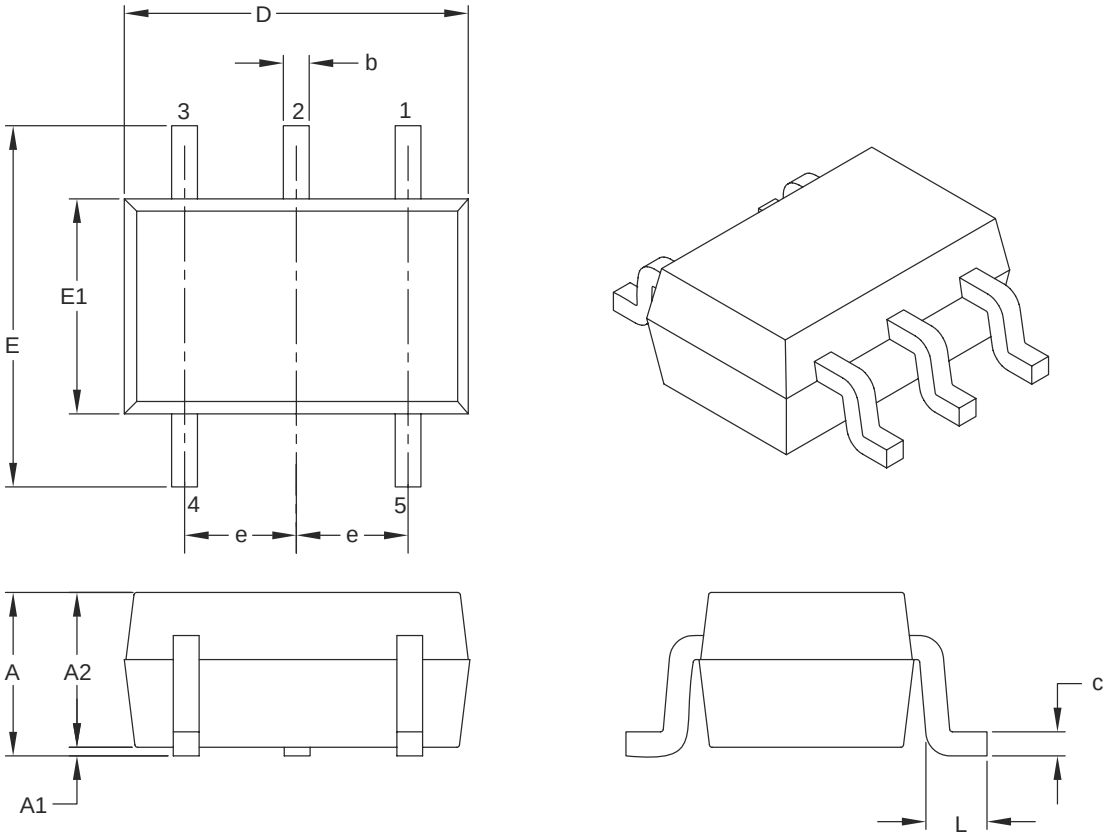



示例



## 5 引脚塑封小外形晶体管封装 （LTY） [SC70]

| 注： | 最新封装图请至 http://www.microchip.com/packaging 查看 Microchip 封装规范。 |
|---|---|




| Units | | MILLIMETERS | | |
|---|---|---|---|---|
| Dimension Limits | | MIN | NOM | MAX |
| Number of Pins | N | 5 | | |
| Pitch | e | 0.65 BSC | | |
| Overall Height | A | 0.80 | – | 1.10 |
| Molded Package Thickness | A2 | 0.80 | – | 1.00 |
| Standoff | A1 | 0.00 | – | 0.10 |
| Overall Width | E | 1.80 | 2.10 | 2.40 |
| Molded Package Width | E1 | 1.15 | 1.25 | 1.35 |
| Overall Length | D | 1.80 | 2.00 | 2.25 |
| Foot Length | L | 0.10 | 0.20 | 0.46 |
| Lead Thickness | c | 0.08 | – | 0.26 |
| Lead Width | b | 0.15 | – | 0.40 |

**Notes:**

1. Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed 0.127 mm per side.
2. Dimensioning and tolerancing per ASME Y14.5M.

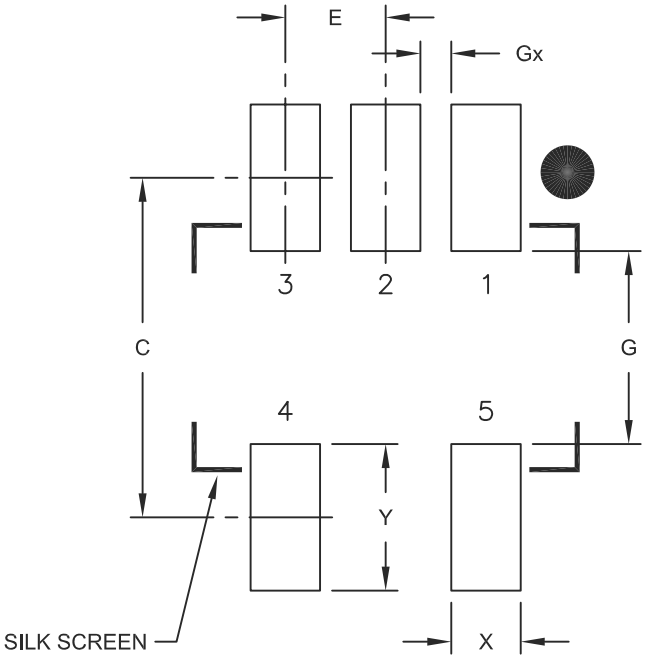
   BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing C04-061B


© 2016 Microchip Technology Inc.

## 5 引脚塑封小外形晶体管封装 （LTY） [SC70]

| 注： | 最新封装图请至 http://www.microchip.com/packaging 查看 Microchip 封装规范。 |
|---|---|




RECOMMENDED LAND PATTERN

| Units | | MILLIMETERS | | |
|---|---|---|---|---|
| Dimension Limits | | MIN | NOM | MAX |
| Contact Pitch | E | 0.65 BSC | | |
| Contact Pad Spacing | C | | 2.20 | |
| Contact Pad Width | X | | | 0.45 |
| Contact Pad Length | Y | | | 0.95 |
| Distance Between Pads | G | 1.25 | | |
| Distance Between Pads | Gx | 0.20 | | |

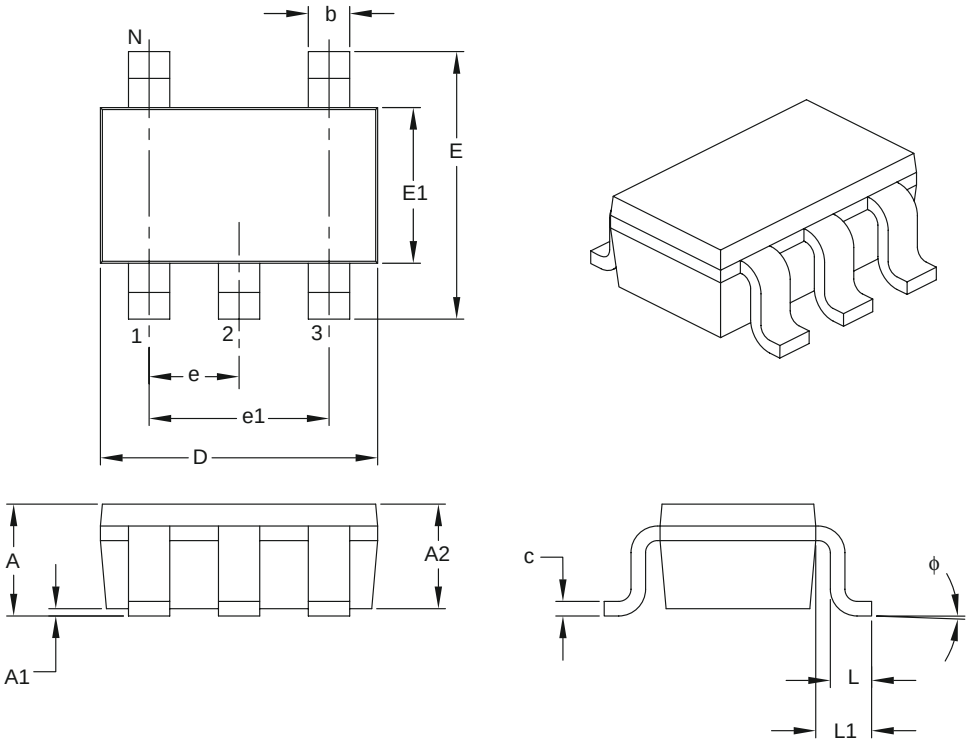
Notes:

1. Dimensioning and tolerancing per ASME Y14.5M
   BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing No. C04-2061A

## 5 引脚塑封小外形晶体管封装 （OT） [SOT-23]

| 注： | 最新封装图请至 http://www.microchip.com/packaging 查看 Microchip 封装规范。 |
|---|---|




| Units | | MILLIMETERS | | |
|---|---|---|---|---|
| Dimension Limits | | MIN | NOM | MAX |
| Number of Pins | N | 5 | | |
| Lead Pitch | e | 0.95 BSC | | |
| Outside Lead Pitch | e1 | 1.90 BSC | | |
| Overall Height | A | 0.90 | – | 1.45 |
| Molded Package Thickness | A2 | 0.89 | – | 1.30 |
| Standoff | A1 | 0.00 | – | 0.15 |
| Overall Width | E | 2.20 | – | 3.20 |
| Molded Package Width | E1 | 1.30 | – | 1.80 |
| Overall Length | D | 2.70 | – | 3.10 |
| Foot Length | L | 0.10 | – | 0.60 |
| Footprint | L1 | 0.35 | – | 0.80 |
| Foot Angle | ϕ | 0° | – | 30° |
| Lead Thickness | c | 0.08 | – | 0.26 |
| Lead Width | b | 0.20 | – | 0.51 |

**Notes:**

1. Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed 0.127 mm per side.
2. Dimensioning and tolerancing per ASME Y14.5M.

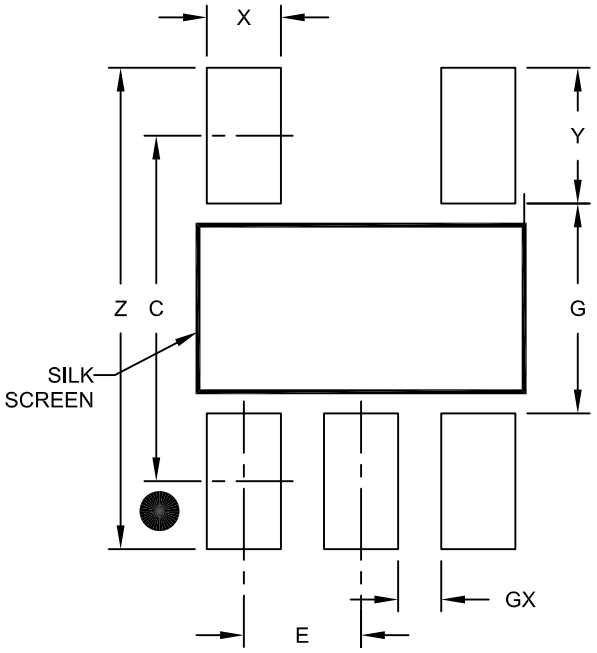
   BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing C04-091B


© 2016 Microchip Technology Inc.

## 5 引脚塑封小外形晶体管封装 （OT） [SOT-23]

| | |
|---|---|
| 注： | 最新封装图请至 http://www.microchip.com/packaging 查看 Microchip 封装规范。 |




RECOMMENDED LAND PATTERN

| Units | | MILLIMETERS | | |
|---|---|---|---|---|
| Dimension Limits | | MIN | NOM | MAX |
| Contact Pitch | E | | 0.95 BSC | |
| Contact Pad Spacing | C | | 2.80 | |
| Contact Pad Width (X5) | X | | | 0.60 |
| Contact Pad Length (X5) | Y | | | 1.10 |
| Distance Between Pads | G | 1.70 | | |
| Distance Between Pads | GX | 0.35 | | |
| Overall Width | Z | | | 3.90 |

Notes:

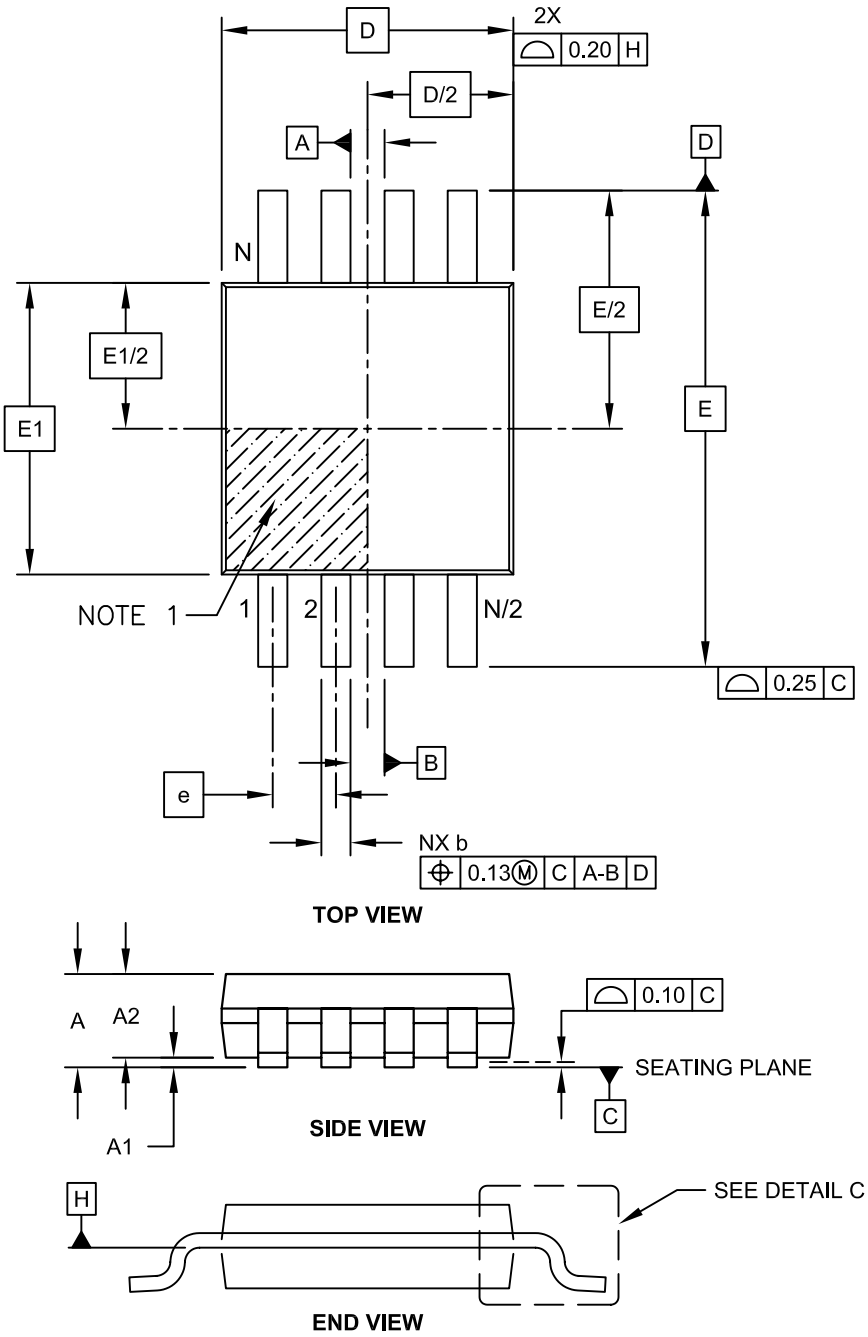
1. Dimensioning and tolerancing per ASME Y14.5M

BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing No. C04-2091A

## 8 引脚塑封微小外形封装 （MS） [MSOP]

| | |
|---|---|
| 注： | 最新封装图请至 http://www.microchip.com/packaging 查看 Microchip 封装规范。 |

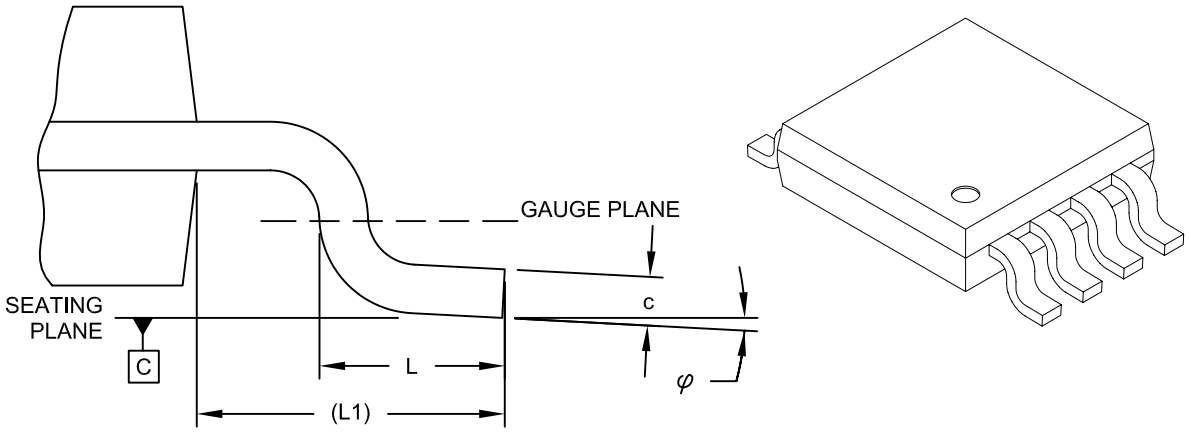



Microchip Technology Drawing C04-111C Sheet 1 of 2


© 2016 Microchip Technology Inc.

## 8 引脚塑封微小外形封装 （MS） [MSOP]

注： 最新封装图请至 http://www.microchip.com/packaging 查看 Microchip 封装规范。




**DETAIL C**

| Units | | MILLIMETERS | | |
|---|---|---|---|---|
| Dimension Limits | | MIN | NOM | MAX |
| Number of Pins | N | | 8 | |
| Pitch | e | | 0.65 BSC | |
| Overall Height | A | - | - | 1.10 |
| Molded Package Thickness | A2 | 0.75 | 0.85 | 0.95 |
| Standoff | A1 | 0.00 | - | 0.15 |
| Overall Width | E | | 4.90 BSC | |
| Molded Package Width | E1 | | 3.00 BSC | |
| Overall Length | D | | 3.00 BSC | |
| Foot Length | L | 0.40 | 0.60 | 0.80 |
| Footprint | L1 | | 0.95 REF | |
| Foot Angle | φ | 0° | - | 8° |
| Lead Thickness | c | 0.08 | - | 0.23 |
| Lead Width | b | 0.22 | - | 0.40 |

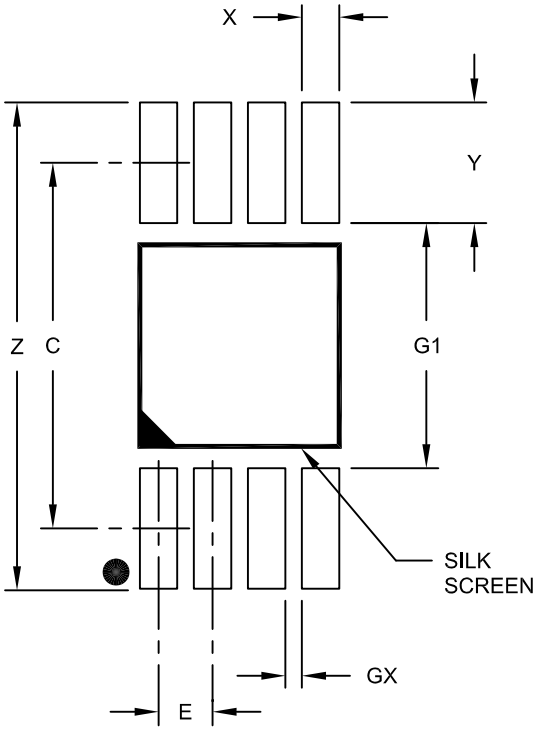
**Notes:**

1. Pin 1 visual index feature may vary, but must be located within the hatched area.
2. Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed 0.15mm per side.
3. Dimensioning and tolerancing per ASME Y14.5M.
   BSC: Basic Dimension. Theoretically exact value shown without tolerances.
   REF: Reference Dimension, usually without tolerance, for information purposes only.

Microchip Technology Drawing C04-111C Sheet 2 of 2

## 8 引脚塑封微小外形封装 （MS） [MSOP]

注： 最新封装图请至 http://www.microchip.com/packaging 查看 Microchip 封装规范。




RECOMMENDED LAND PATTERN

| Units | | MILLIMETERS | | |
|---|---|---|---|---|
| Dimension Limits | | MIN | NOM | MAX |
| Contact Pitch | E | 0.65 BSC | | |
| Contact Pad Spacing | C | | 4.40 | |
| Overall Width | Z | | | 5.85 |
| Contact Pad Width (X8) | X1 | | | 0.45 |
| Contact Pad Length (X8) | Y1 | | | 1.45 |
| Distance Between Pads | G1 | 2.95 | | |
| Distance Between Pads | GX | 0.20 | | |

Notes:

1. Dimensioning and tolerancing per ASME Y14.5M

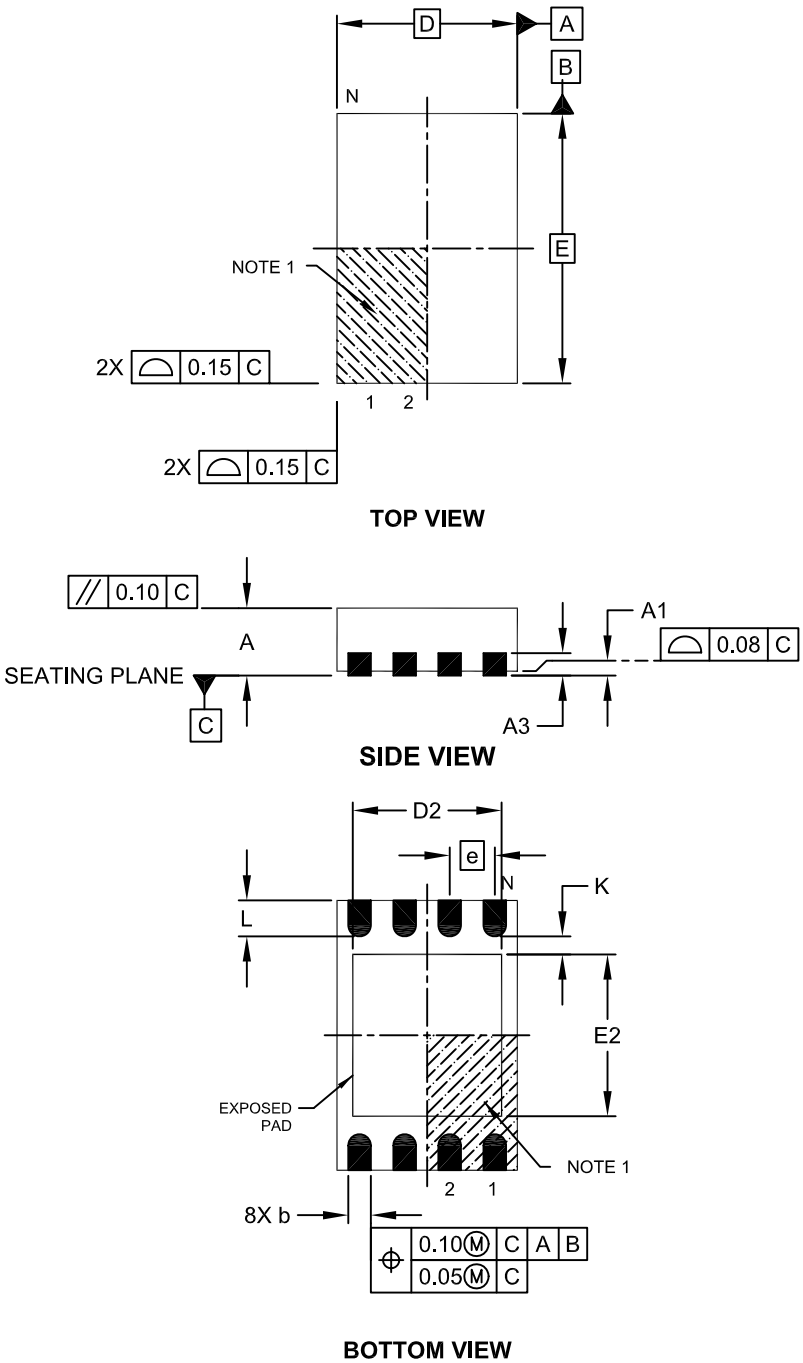
BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing No. C04-2111A


© 2016 Microchip Technology Inc.

## 8 引脚塑封双列扁平无引脚封装 （MN） —— 主体 2x3x0.75 mm [TDFN]

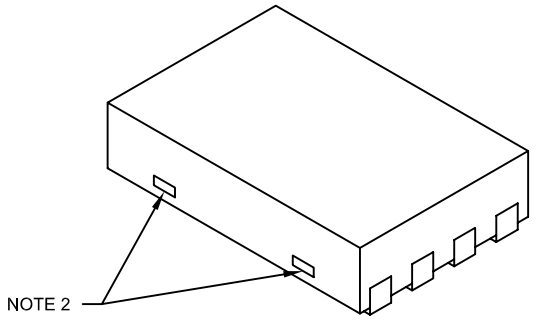
| | |
|---|---|
| 注： | 最新封装图请至 http://www.microchip.com/packaging 查看 Microchip 封装规范。 |




Microchip Technology Drawing No. C04-129C Sheet 1 of 2

## 8 引脚塑封双列扁平无引脚封装 （MN） —— 主体 2x3x0.75 mm [TDFN]

| 注： | 最新封装图请至 http://www.microchip.com/packaging 查看 Microchip 封装规范。 |
|---|---|




| Units | | MILLIMETERS | | |
|---|---|---|---|---|
| Dimension Limits | | MIN | NOM | MAX |
| Number of Pins | N | 8 | | |
| Pitch | e | 0.50 BSC | | |
| Overall Height | A | 0.70 | 0.75 | 0.80 |
| Standoff | A1 | 0.00 | 0.02 | 0.05 |
| Contact Thickness | A3 | 0.20 REF | | |
| Overall Length | D | 2.00 BSC | | |
| Overall Width | E | 3.00 BSC | | |
| Exposed Pad Length | D2 | 1.20 | - | 1.60 |
| Exposed Pad Width | E2 | 1.20 | - | 1.60 |
| Contact Width | b | 0.20 | 0.25 | 0.30 |
| Contact Length | L | 0.25 | 0.30 | 0.45 |
| Contact-to-Exposed Pad | K | 0.20 | - | - |

**Notes:**

1. Pin 1 visual index feature may vary, but must be located within the hatched area.
2. Package may have one or more exposed tie bars at ends.
3. Package is saw singulated
4. Dimensioning and tolerancing per ASME Y14.5M

   BSC: Basic Dimension. Theoretically exact value shown without tolerances.

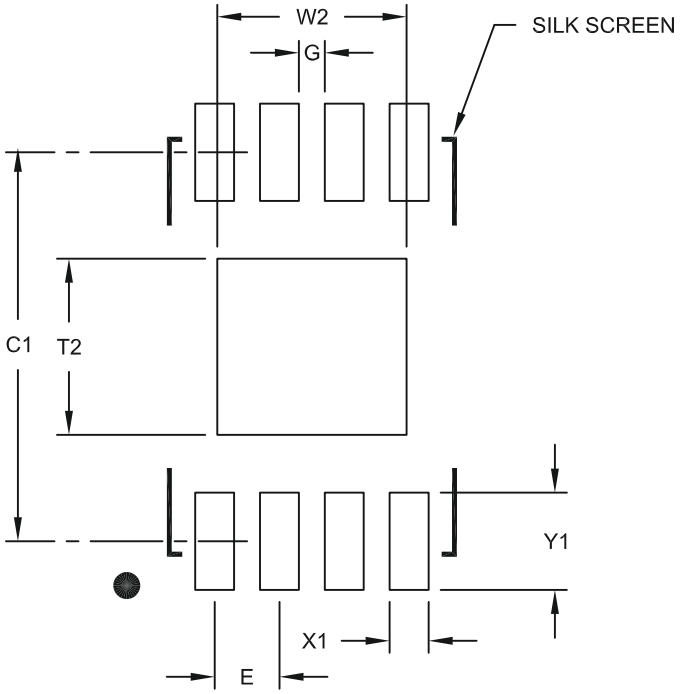
   REF: Reference Dimension, usually without tolerance, for information purposes only.

Microchip Technology Drawing No. C04-129C Sheet 2 of 2


© 2016 Microchip Technology Inc.

## 8 引脚塑封双列扁平无引脚封装 （MN） —— 主体 2x3x0.75 mm [TDFN]

**注：** 最新封装图请至 http://www.microchip.com/packaging 查看 Microchip 封装规范。




RECOMMENDED LAND PATTERN

| Units | | MILLIMETERS | | |
|---|---|---|---|---|
| Dimension Limits | | MIN | NOM | MAX |
| Contact Pitch | E | | 0.50 BSC | |
| Optional Center Pad Width | W2 | | | 1.46 |
| Optional Center Pad Length | T2 | | | 1.36 |
| Contact Pad Spacing | C1 | | 3.00 | |
| Contact Pad Width (X8) | X1 | | | 0.30 |
| Contact Pad Length (X8) | Y1 | | | 0.75 |
| Distance Between Pads | G | 0.20 | | |

Notes:

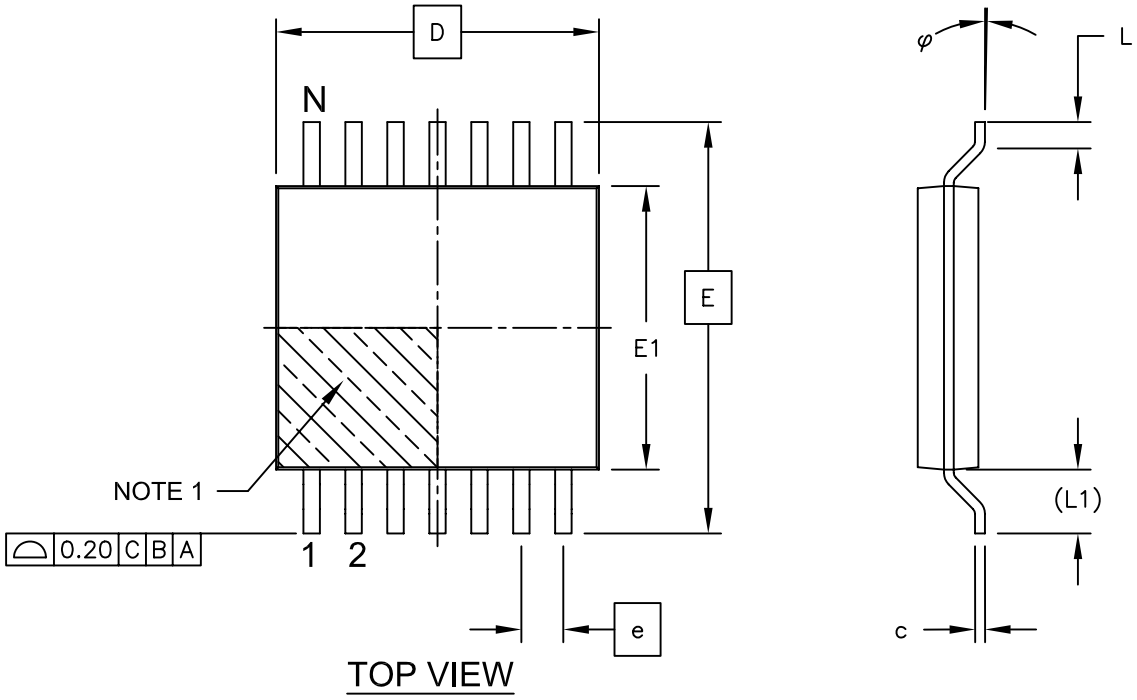
1. Dimensioning and tolerancing per ASME Y14.5M

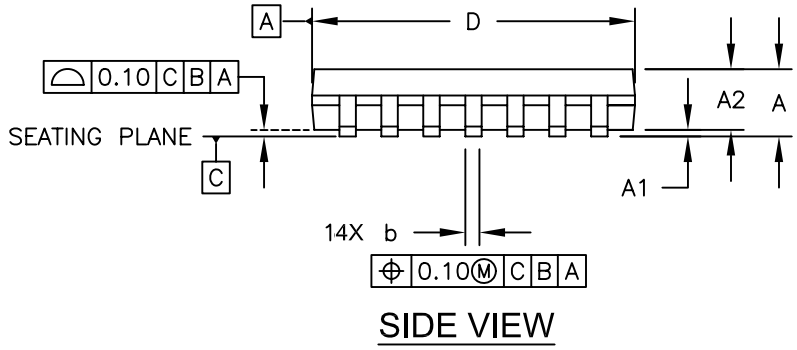
BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing No. C04-2129A

### 14 引脚塑封薄型缩小外形封装 （ST） —— 主体 4.4 mm [TSSOP]

| | |
|---|---|
| 注： | 最新封装图请至 http://www.microchip.com/packaging 查看 Microchip 封装规范。 |



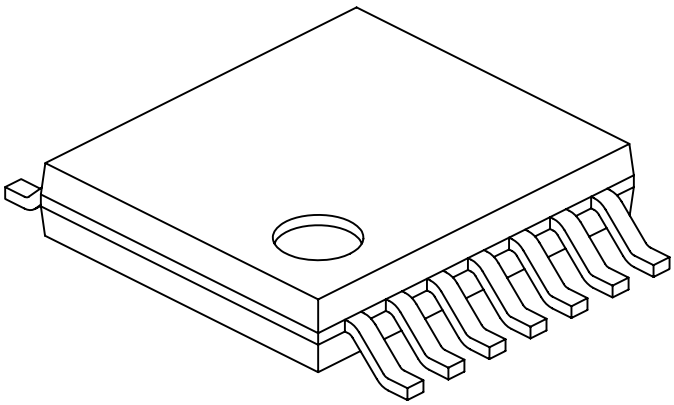




Microchip Technology Drawing C04-087C Sheet 1 of 2


© 2016 Microchip Technology Inc.

## 14 引脚塑封薄型缩小外形封装 （ST） —— 主体 4.4 mm [TSSOP]

**注：** 最新封装图请至 http://www.microchip.com/packaging 查看 Microchip 封装规范。



| Units | | MILLIMETERS | | |
|---|---|---|---|---|
| Dimension Limits | | MIN | NOM | MAX |
| Number of Pins | N | 14 | | |
| Pitch | e | 0.65 BSC | | |
| Overall Height | A | - | - | 1.20 |
| Molded Package Thickness | A2 | 0.80 | 1.00 | 1.05 |
| Standoff | A1 | 0.05 | - | 0.15 |
| Overall Width | E | 6.40 BSC | | |
| Molded Package Width | E1 | 4.30 | 4.40 | 4.50 |
| Molded Package Length | D | 4.90 | 5.00 | 5.10 |
| Foot Length | L | 0.45 | 0.60 | 0.75 |
| Footprint | (L1) | 1.00 REF | | |
| Foot Angle | φ | 0° | - | 8° |
| Lead Thickness | c | 0.09 | - | 0.20 |
| Lead Width | b | 0.19 | - | 0.30 |

Notes:

1. Pin 1 visual index feature may vary, but must be located within the hatched area.
2. Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed 0.15mm per side.
3. Dimensioning and tolerancing per ASME Y14.5M

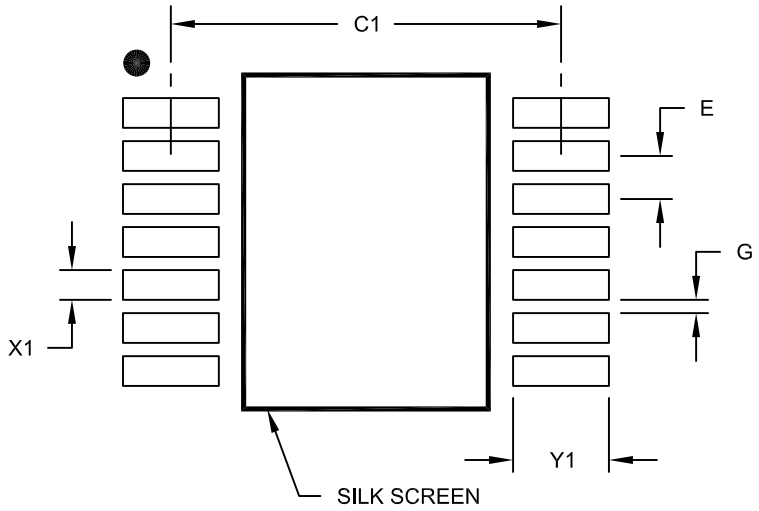
   BSC: Basic Dimension. Theoretically exact value shown without tolerances.

   REF: Reference Dimension, usually without tolerance, for information purposes only.

Microchip Technology Drawing No. C04-087C Sheet 2 of 2

## 14 引脚塑封薄型缩小外形封装 （ST） —— 主体 4.4 mm [TSSOP]

**注：** 最新封装图请至 http://www.microchip.com/packaging 查看 Microchip 封装规范。




RECOMMENDED LAND PATTERN

| Units | | MILLIMETERS | | |
|---|---|---|---|---|
| Dimension Limits | | MIN | NOM | MAX |
| Contact Pitch | E | 0.65 BSC | | |
| Contact Pad Spacing | C1 | | 5.90 | |
| Contact Pad Width (X14) | X1 | | | 0.45 |
| Contact Pad Length (X14) | Y1 | | | 1.45 |
| Distance Between Pads | G | 0.20 | | |

Notes:

1. Dimensioning and tolerancing per ASME Y14.5M
   BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing No. C04-2087A


© 2016 Microchip Technology Inc.

# 附录 A： 版本历史

## 版本 B （2015 年 9 月）

以下是修改清单：

1. 在系列中增加了新器件MCP6V62和MCP6V64，并且在本文档中增加了相关信息。
2. 增加了图 2-37。
3. 更新了**第 3.0 节 “引脚说明”**中的表 3-1。
4. 在**第 6.0 节 “封装信息”**中增加了新封装的标识和规格图。
5. 更新了产品标识体系部分，增加了新封装。

## 版本 A （2014 年 12 月）

- 本文档的初始版本。

注：


© 2016 Microchip Technology Inc.

## 产品标识体系

欲订货或获取价格、交货等信息，请与我公司生产厂或各销售办事处联系。

| 器件编号 | [X](1) | –X | /XX |
|---|---|---|---|
| 器件 | 卷带式 | 温度范围 | 封装 |

**器件：**

MCP6V61T： 单运放（卷带式）（仅 SOT-23）
MCP6V61UT：单运放（卷带式）（SC70 和 SOT-23）
MCP6V62： 双运放（MSOP 和 2x3 TDFN）
MCP6V62T： 双运放（卷带式）（MSOP 和 2x3 TDFN）
MCP6V64： 四运放（TSSOP）
MCP6V64T： 四运放（卷带式）（TSSOP）

**温度范围：**

E = -40°C 至 +125°C（扩展级）

**封装：**

LTY* = 塑封小外形晶体管封装， 5 引脚 SC70
OT = 塑封小外形晶体管封装， 5 引脚 SOT-23
MNY* = 塑封双列扁平无脚封装 —— 主体 2×3×0.75 mm，8 引脚
MS = 塑封微小外形封装， 8 引脚
ST = 塑封薄型缩小外形封装 —— 主体 4.4 mm，14 引脚
*Y = 镍钯金制造标识符。仅针对 SC70 和 TDFN 封装提供。

**示例：**

a) MCP6V61T-E/OT： 卷带式，扩展级温度，5 引脚 SOT-23 封装

a) MCP6V61UT-E/LTY：卷带式 扩展级温度，5 引脚 SC70 封装
b) MCP6V61UT-E/OT： 卷带式，扩展级温度，5 引脚 SOT-23 封装

a) MCP6V62-E/MS： 扩展级温度，8 引脚 MSOP 封装

b) MCP6V62T-E/MS： 卷带式，扩展级温度，8 引脚 MSOP 封装
c) MCP6V62T-E/MNY：卷带式，扩展级温度，8 引脚 2x3 TDFN 封装

a) MCP6V64-E/ST： 扩展级温度，14 引脚 TSSOP 封装
b) MCP6V64T-E/ST： 卷带式 扩展级温度，14 引脚 TSSOP 封装

**注 1：** 卷带式标识符仅出现在产品目录的部件编号描述中。该标识符用于订货目的，不会印刷在器件封装上。关于封装是否提供卷带式选项的信息，请咨询当地的 Microchip 销售办事处。

注：


© 2016 Microchip Technology Inc.

**请注意以下有关 Microchip 器件代码保护功能的要点：**

- Microchip 的产品均达到 Microchip 数据手册中所述的技术指标。
- Microchip 确信：在正常使用的情况下， Microchip 系列产品是当今市场上同类产品中最安全的产品之一。
- 目前，仍存在着恶意、甚至是非法破坏代码保护功能的行为。就我们所知，所有这些行为都不是以 Microchip 数据手册中规定的操作规范来使用 Microchip 产品的。这样做的人极可能侵犯了知识产权。
- Microchip 愿与那些注重代码完整性的客户合作。
- Microchip 或任何其他半导体厂商均无法保证其代码的安全性。代码保护并不意味着我们保证产品是 “牢不可破”的。

代码保护功能处于持续发展中。 Microchip 承诺将不断改进产品的代码保护功能。任何试图破坏 Microchip 代码保护功能的行为均可视为违反了《数字器件千年版权法案 （Digital Millennium Copyright Act）》。如果这种行为导致他人在未经授权的情况下，能访问您的软件或其他受版权保护的成果，您有权依据该法案提起诉讼，从而制止这种行为。

**提供本文档的中文版本仅为了便于理解。请勿忽视文档中包含的英文部分，因为其中提供了有关 Microchip 产品性能和使用情况的有用信息。Microchip Technology Inc. 及其分公司和相关公司、各级主管与员工及事务代理机构对译文中可能存在的任何差错不承担任何责任。建议参考 Microchip Technology Inc. 的英文原版文档。**

本出版物中所述的器件应用信息及其他类似内容仅为您提供便利，它们可能由更新之信息所替代。确保应用符合技术规范，是您自身应负的责任。**Microchip 对这些信息不作任何明示或暗示、书面或口头、法定或其他形式的声明或担保，包括但不限于针对其使用情况、质量、性能、适销性或特定用途的适用性的声明或担保。** Microchip 对因这些信息及使用这些信息而引起的后果不承担任何责任。如果将 Microchip 器件用于生命维持和 / 或生命安全应用，一切风险由买方自负。买方同意在由此引发任何一切伤害、索赔、诉讼或费用时，会维护和保障 Microchip 免于承担法律责任，并加以赔偿。除非另外声明，在 Microchip 知识产权保护下，不得暗中或以其他方式转让任何许可证。

**QUALITY MANAGEMENT SYSTEM CERTIFIED BY DNV**

**═ ISO/TS 16949 ═**

**商标**

Microchip 的名称和徽标组合、 Microchip 徽标、 dsPIC、 FlashFlex、 flexPWR、 JukeBlox、 KEELOQ、 KEELOQ 徽标、 Kleer、 LANCheck、 MediaLB、 MOST、 MOST 徽标、 MPLAB、 OptoLyzer、 PIC、 PICSTART、 PIC32 徽标、 RightTouch、 SpyNIC、 SST、 SST 徽标、 SuperFlash 及 UNI/O 均为 Microchip Technology Inc. 在美国和其他国家或地区的注册商标。

The Embedded Control Solutions Company 和 mTouch 为 Microchip Technology Inc. 在美国的注册商标。

Analog-for-the-Digital Age、 BodyCom、 chipKIT、 chipKIT 徽标、 CodeGuard、 dsPICDEM、 dsPICDEM.net、 ECAN、 In-Circuit Serial Programming、 ICSP、 Inter-Chip Connectivity、 KleerNet、 KleerNet 徽标、 MiWi、 motorBench、 MPASM、 MPF、 MPLAB Certified 徽标、 MPLIB、 MPLINK、 MultiTRAK、 NetDetach、 Omniscient Code Generation、PICDEM、PICDEM.net、PICkit、PICtail、 RightTouch 徽标、 REAL ICE、 SQI、 Serial Quad I/O、 Total Endurance、 TSHARC、 USBCheck、 VariSense、 ViewSpan、 WiperLock、 Wireless DNA 和 ZENA 均为 Microchip Technology Inc. 在美国和其他国家或地区的商标。

SQTP 为 Microchip Technology Inc. 在美国的服务标记。

Silicon Storage Technology 为 Microchip Technology Inc. 在除美国外的国家或地区的注册商标。

GestIC 为 Microchip Technology Inc. 的子公司 Microchip Technology Germany II GmbH & Co. & KG 在除美国外的国家或地区的注册商标。

在此提及的所有其他商标均为各持有公司所有。

© 2015-2016, Microchip Technology Inc. 版权所有。

ISBN：978-1-5224-0120-9

*Microchip 位于美国亚利桑那州 Chandler 和 Tempe 与位于俄勒冈州 Gresham 的全球总部、设计和晶圆生产厂及位于美国加利福尼亚州和印度的设计中心均通过了 ISO/TS-16949:2009 认证。 Microchip 的 PIC® MCU 与 dsPIC® DSC、KEELOQ® 跳码器件、串行 EEPROM、单片机外设、非易失性存储器和模拟产品严格遵守公司的质量体系流程。此外， Microchip 在开发系统的设计和生产方面的质量体系也已通过了 ISO 9001:2000 认证。*

# 全球销售及服务网点

## 美洲

**公司总部 Corporate Office**
2355 West Chandler Blvd.
Chandler, AZ 85224-6199
Tel: 1-480-792-7200
Fax: 1-480-792-7277
技术支持：
http://www.microchip.com/support
网址：www.microchip.com

**亚特兰大 Atlanta**
Duluth, GA
Tel: 1-678-957-9614
Fax: 1-678-957-1455

**奥斯汀 Austin, TX**
Tel: 1-512-257-3370

**波士顿 Boston**
Westborough, MA
Tel: 1-774-760-0087
Fax: 1-774-760-0088

**芝加哥 Chicago**
Itasca, IL
Tel: 1-630-285-0071
Fax: 1-630-285-0075

**克里夫兰 Cleveland**
Independence, OH
Tel: 1-216-447-0464
Fax: 1-216-447-0643

**达拉斯 Dallas**
Addison, TX
Tel: 1-972-818-7423
Fax: 1-972-818-2924

**底特律 Detroit**
Novi, MI
Tel: 1-248-848-4000

**休斯敦 Houston, TX**
Tel: 1-281-894-5983

**印第安纳波利斯 Indianapolis**
Noblesville, IN
Tel: 1-317-773-8323
Fax: 1-317-773-5453

**洛杉矶 Los Angeles**
Mission Viejo, CA
Tel: 1-949-462-9523
Fax: 1-949-462-9608

**纽约 New York, NY**
Tel: 1-631-435-6000

**圣何塞 San Jose, CA**
Tel: 1-408-735-9110

**加拿大多伦多 Toronto**
Tel: 1-905-673-0699
Fax: 1-905-673-6509

## 亚太地区

**亚太总部 Asia Pacific Office**
Suites 3707-14, 37th Floor
Tower 6, The Gateway
Harbour City, Kowloon
Hong Kong
Tel: 852-2943-5100
Fax: 852-2401-3431

**中国 - 北京**
Tel: 86-10-8569-7000
Fax: 86-10-8528-2104

**中国 - 成都**
Tel: 86-28-8665-5511
Fax: 86-28-8665-7889

**中国 - 重庆**
Tel: 86-23-8980-9588
Fax: 86-23-8980-9500

**中国 - 东莞**
Tel: 86-769-8702-9880

**中国 - 杭州**
Tel: 86-571-8792-8115
Fax: 86-571-8792-8116

**中国 - 香港特别行政区**
Tel: 852-2943-5100
Fax: 852-2401-3431

**中国 - 南京**
Tel: 86-25-8473-2460
Fax: 86-25-8473-2470

**中国 - 青岛**
Tel: 86-532-8502-7355
Fax: 86-532-8502-7205

**中国 - 上海**
Tel: 86-21-5407-5533
Fax: 86-21-5407-5066

**中国 - 沈阳**
Tel: 86-24-2334-2829
Fax: 86-24-2334-2393

**中国 - 深圳**
Tel: 86-755-8864-2200
Fax: 86-755-8203-1760

**中国 - 武汉**
Tel: 86-27-5980-5300
Fax: 86-27-5980-5118

**中国 - 西安**
Tel: 86-29-8833-7252
Fax: 86-29-8833-7256

**中国 - 厦门**
Tel: 86-592-238-8138
Fax: 86-592-238-8130

**中国 - 珠海**
Tel: 86-756-321-0040
Fax: 86-756-321-0049

## 亚太地区

**台湾地区 - 高雄**
Tel: 886-7-213-7828

**台湾地区 - 台北**
Tel: 886-2-2508-8600
Fax: 886-2-2508-0102

**台湾地区 - 新竹**
Tel: 886-3-5778-366
Fax: 886-3-5770-955

**澳大利亚 Australia - Sydney**
Tel: 61-2-9868-6733
Fax: 61-2-9868-6755

**印度 India - Bangalore**
Tel: 91-80-3090-4444
Fax: 91-80-3090-4123

**印度 India - New Delhi**
Tel: 91-11-4160-8631
Fax: 91-11-4160-8632

**印度 India - Pune**
Tel: 91-20-3019-1500

**日本 Japan - Osaka**
Tel: 81-6-6152-7160
Fax: 81-6-6152-9310

**日本 Japan - Tokyo**
Tel: 81-3-6880-3770
Fax: 81-3-6880-3771

**韩国 Korea - Daegu**
Tel: 82-53-744-4301
Fax: 82-53-744-4302

**韩国 Korea - Seoul**
Tel: 82-2-554-7200
Fax: 82-2-558-5932 或
82-2-558-5934

**马来西亚 Malaysia - Kuala Lumpur**
Tel: 60-3-6201-9857
Fax: 60-3-6201-9859

**马来西亚 Malaysia - Penang**
Tel: 60-4-227-8870
Fax: 60-4-227-4068

**菲律宾 Philippines - Manila**
Tel: 63-2-634-9065
Fax: 63-2-634-9069

**新加坡 Singapore**
Tel: 65-6334-8870
Fax: 65-6334-8850

**泰国 Thailand - Bangkok**
Tel: 66-2-694-1351
Fax: 66-2-694-1350

## 欧洲

**奥地利 Austria - Wels**
Tel: 43-7242-2244-39
Fax: 43-7242-2244-393

**丹麦 Denmark-Copenhagen**
Tel: 45-4450-2828
Fax: 45-4485-2829

**法国 France - Paris**
Tel: 33-1-69-53-63-20
Fax: 33-1-69-30-90-79

**德国 Germany - Dusseldorf**
Tel: 49-2129-3766400

**德国 Germany - Karlsruhe**
Tel: 49-721-625370

**德国 Germany - Munich**
Tel: 49-89-627-144-0
Fax: 49-89-627-144-44

**意大利 Italy - Milan**
Tel: 39-0331-742611
Fax: 39-0331-466781

**意大利 Italy - Venice**
Tel: 39-049-7625286

**荷兰 Netherlands - Drunen**
Tel: 31-416-690399
Fax: 31-416-690340

**波兰 Poland - Warsaw**
Tel: 48-22-3325737

**西班牙 Spain - Madrid**
Tel: 34-91-708-08-90
Fax: 34-91-708-08-91

**瑞典 Sweden - Stockholm**
Tel: 46-8-5090-4654

**英国 UK - Wokingham**
Tel: 44-118-921-5800
Fax: 44-118-921-5820

07/14/15


© 2016 Microchip Technology Inc.