
千兆位以太网设计指南

作者: <i>Kiet Tran</i> <i>Microchip Technology Inc.</i>
--

简介

本应用笔记旨在帮助客户使用Microchip的10/100/1000 Mbps以太网器件系列设计PCB。本文档提供有关PCB布线的建议，PCB布线是保持信号完整性和减少EMI问题的关键环节。本文涵盖以下主题：

- [第1页的通用PCB布线指南](#)
- [第5页的USB布线指南](#)
- [第5页的以太网布线指南](#)
- [第8页的EMI注意事项](#)
- [第9页的ESD注意事项](#)
- [第10页的常见布线问题疑难解答](#)

通用PCB布线指南

电源注意事项

- 确保足够的电源额定值。确认所有电源和稳压器都能提供所需的电流大小。
- 电源输出纹波应限制在50 mV以下（为了获得最佳性能，最好小于10 mV）。
- 所有电源和地平面上的噪声水平应限制在50 mV以下。
- 铁氧体磁珠的额定电流应为预期提供电流的4-6倍。另外，还应考虑因温度产生的降额。

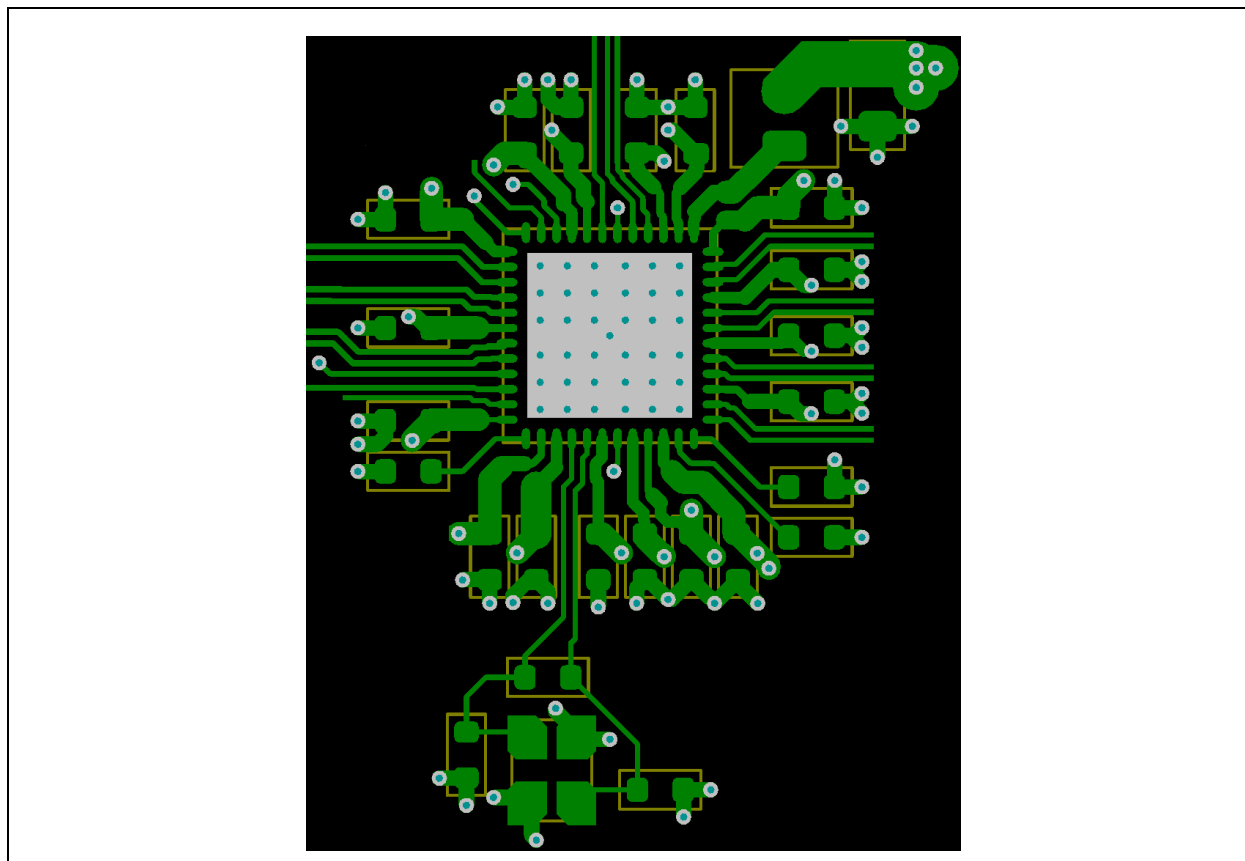
器件去耦

- PCB装配上的每个高速半导体器件都需要去耦电容。每个电源引脚都需要一个去耦电容。
- 去耦电容值取决于应用。典型的去耦电容值范围为0.001 μ F至0.1 μ F。
- 总去耦电容应大于提供给数字输出缓冲器的负载电容，以避免将噪声引入电源。
- 通常，选择II类介电电容进行去耦。首选方案是X7R介电陶瓷电容，因为它具有出色的稳定性、合理的封装尺寸以及优异的电容特性。设计人员的第二个选择是X5R介电电容，因为它具有出色的稳定性。但是，X5R在封装尺寸与电容特性方面可能会存在一定的限制。考虑去耦电容特性时，低电感至关重要。
- 每个去耦电容都应尽可能靠近要去耦的电源引脚。
- 所有去耦电容引线应尽可能短。最佳做法是将电容直接连接到地以及顶层的电源引脚。如果不得不使用过孔，则焊盘到过孔的连接长度应小于10 mil。走线连接应尽可能宽，以降低电感。
- 强烈建议考虑通过两个过孔连接所有旁路电容的地，以极大地减小该连接的电感。

PCB 旁路

- 旁路电容应放置在靠近PCB上所有电源入口点的位置。这些电容从高速数字负载吸收高频电流。
- 设计中的所有电源连接和所有稳压器均应使用旁路电容。
- 旁路电容的值取决于应用，由电源的频率以及负载瞬态幅值和频率决定。
- 所有旁路电容引线应尽可能短。最佳做法是将电容直接连接到地以及顶层的电源引脚。如果不得不在表面贴装焊盘外使用过孔，则焊盘到过孔的连接长度应小于10 mil。走线连接应尽可能宽，以降低电感。
- 强烈建议考虑通过两个过孔连接所有旁路电容的地，以极大地减小该连接的电感。

图1: PCB旁路技术示例



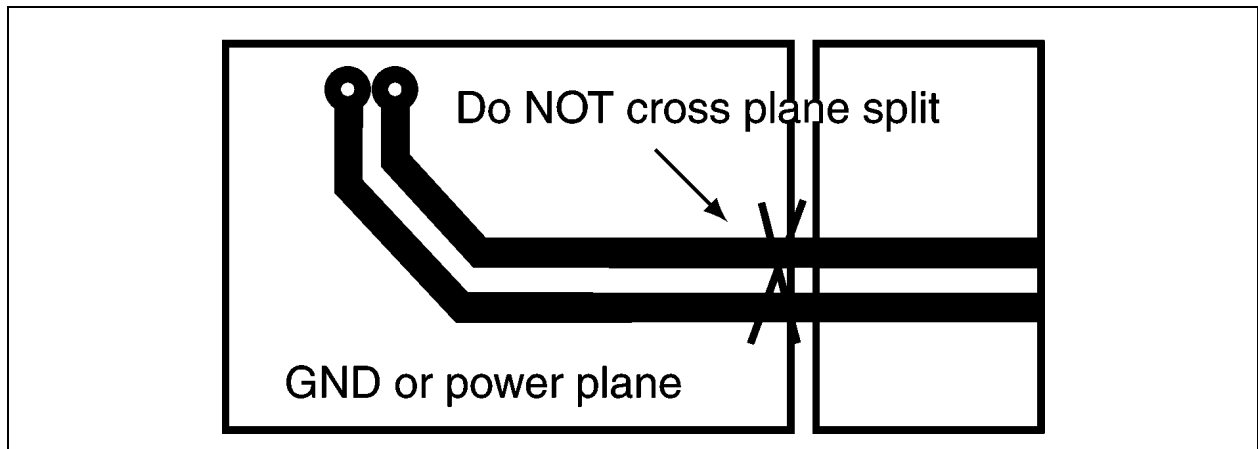
PCB 大电容

- 必须适当利用大电容，以将开关噪声降至最低。大电容有助于保持恒定的直流电压和电流大小。
- 设计中的所有电源平面和稳压器均应使用大电容。
- 所有大电容引线应尽可能短。最佳解决方案是在表面贴装焊盘内使用平面连接过孔。在表面贴装焊盘外使用过孔时，焊盘到过孔的连接长度应小于10 mil。走线连接应尽可能宽，以降低电感。
- 遵循良好的设计原则，只要在电路中使用铁氧体磁珠，就应在铁氧体磁珠的每一侧放置大电容。
- 如果在USB连接器上使用铁氧体磁珠来对VCC进行滤波，则建议不要在USB连接器侧使用大电容。这是限制USB电路浪涌电流的一种尝试。Microchip强烈建议在铁氧体磁珠内侧使用4.7 μF 的大电容。

PCB层策略

- 所有以太网LAN设计至少使用4层PCB。
- 在典型的PCB层叠结构中，顶层（元件侧）为信号，第2层为固定连续地平面，第3层为固定电源平面，第4层为另一个信号。第1层被视为主要的布线层和元件层，因为其正下方是固定数字地平面。另外，第1层不需要通过过孔来连接位于第1层的元件。
- 所有PCB走线（尤其是高速和关键信号走线）应在固定连续地平面层相邻的第1层上布线。这些走线必须具有连续的参考平面，才能满足其整个传导长度的要求。应避免信号走线穿过平面分割处（图2），因为这会导致不可预测的返回路径电流，并且可能引起信号完整性问题以及产生EMI问题。如果不得不穿过参考平面中的分割处，请考虑添加拼接电容。
- 需要将以太网机架地平面与数字地平面分离。
- 避免在PCB设计和系统设计中形成接地回路。
- 为了便于布线并最大程度减少信号串扰问题，多层设计中的相邻层应以正交方式布线。

图2： 信号穿过平面分割处的示例



推荐的层叠布局

- 四层板
 - 信号1（顶层）
 - GND
 - 电源平面/GND
 - 信号2
- 六层板
 - 信号1（顶层）
 - 电源平面/GND
 - 信号2（最适合时钟和高速信号）
 - 信号3（最适合时钟和高速信号）
 - GND
 - 信号4

信号完整性问题

- 根据需要为所有高速开关信号和时钟线提供交流端接。在走线的负载端进行上述端接。随着PCB上走线长度的增加，这一设计问题变得更加关键。
- 提供阻抗匹配的串联端接，以最大程度地减小关键信号（地址、数据和控制线）中的振铃、过冲和下冲。这些串联端接应位于走线的驱动器端，而不是走线的负载端。随着PCB上走线长度的增加，这一设计问题变得更加关键。
- 尽量减少在整个设计中使用过孔。过孔会增加信号走线的电感。
- 请务必查看整个PCB设计，了解是否有走线在任何参考平面切口上方穿过。这很有可能会引起EMC问题。
- 通常，应查看所有信号串扰设计规则以避免串扰问题。确保走线间有足够的间隔，以避免串扰问题。
- 也可使用保护走线来最大程度地减少串扰问题。

PCB走线注意事项

- 避免在高速数据走线中使用90度角。这类角度会影响走线宽度和快速信号的阻抗控制。
- 要使PCB走线能够提供所需电流量，应为其设计合理的宽度。在顶层或底层的局部区域中使用迷你平面，这样可确保提供足够的电流。
- 连接任何电源平面或地平面的所有元件引线应尽可能短。最佳解决方案是在表面贴装焊盘内使用平面连接过孔。在表面贴装焊盘外使用过孔时，焊盘到过孔的连接长度应小于10 mil。走线连接应尽可能宽，以降低电感。这包括为电源层供电的任何铁氧体磁珠以及为电源层供电的熔丝等。

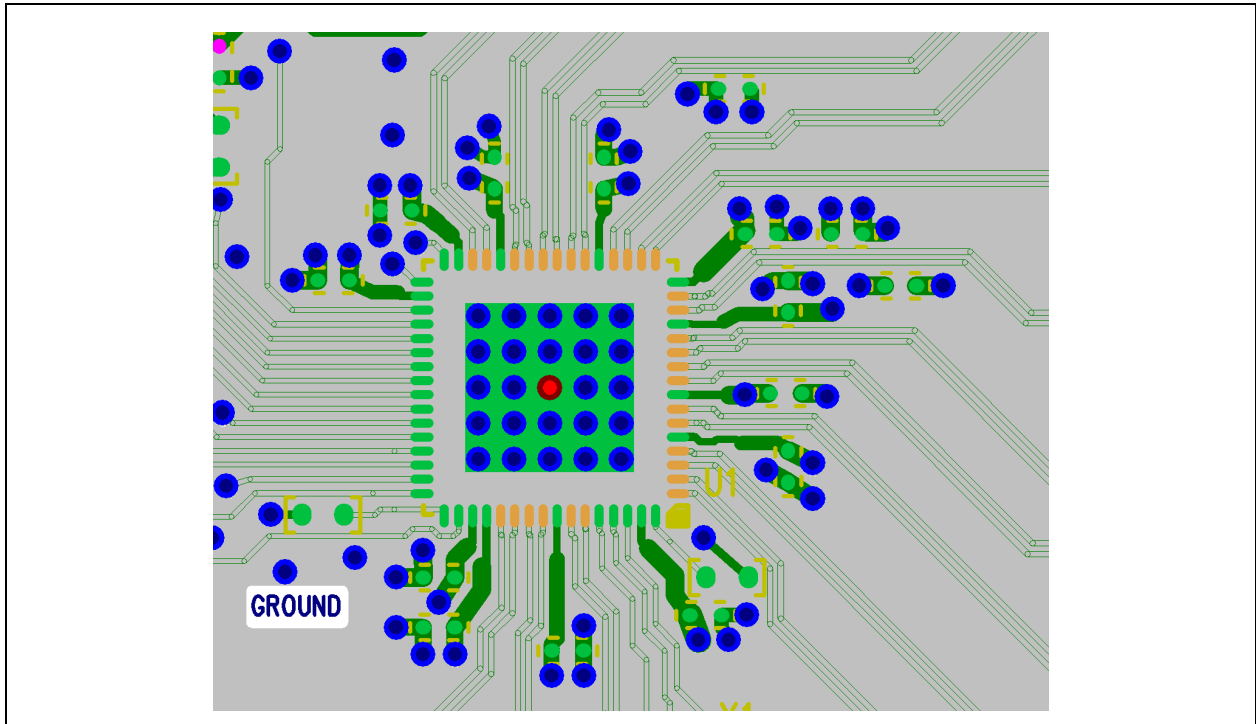
晶振电路

- 将所有晶振电路元件置于顶层。这将使所有这些元件及其走线以同一数字地平面为参考。
- 尽可能将所有晶振元件和走线与其他信号隔离。晶振对杂散电容和其他信号的噪声敏感。晶振还可能干扰其他信号并引起EMI噪声。
- 负载电容、晶振和并联电阻应靠近彼此放置。负载电容的接地连接应较短，并远离USB和VBUS电源线的返回电流。负载电容的返回路径应连接到数字逻辑电源的地平面。
- 从以太网器件到晶振、电阻和电容的PCB走线应在长度上匹配，彼此应尽可能靠近，同时保持最短的路径。长度匹配的优先级应高于最短的路径长度。
- 验证晶振电路在应用的整个工作范围内工作时是否符合规范（ ± 50 PPM）。这包括温度、时间和应用容差。

接地标志（外露焊盘）中的过孔

- 在GND标志上打满过孔，以确保到地平面的热连接和电气连接良好。地平面应为1 oz或更高值，以确保器件具有固定的GND参考。这将有助于降低GND噪声并为器件提供理想的散热效果。图3给出了标志焊盘中的接地过孔区示例。

图3： 标志焊盘中的接地过孔区示例



USB 布线指南

对于具有USB接口的Microchip以太网器件，以下内容适用：

- USB线受USB 2.0和USB 3.0规范限制。
- AN26.2中还详细介绍了所有其他布线应用说明，下载地址：
<http://ww1.microchip.com/downloads/en/AppNotes/an262.pdf>

以太网布线指南

以太网差分对

- 每个TRxP/TRxN信号组都应作为差分对布线。这包括从RJ45连接器到LAN器件的整段走线。
- 单个差分对应尽可能靠近布线。通常，在开始计算阻抗时，选择最小的走线间距（4-5 mil）。然后调整走线宽度以获得必要的阻抗。
- 差分对应构造为100Ω受控阻抗对。
- 差分对远离所有其他走线布线。尝试使所有其他高速走线与以太网前端保持至少0.300英寸的距离。
- 确保器件与RJ45之间的对内和对间偏移分别小于50 mil和600 mil。
- 差分对的长度应尽可能短。
- 尽可能不要过孔。如果使用过孔，请保持最小值并始终匹配过孔，以便平衡差分对。

AN2054

- 最大程度减少层变化。尽可能使差分对以相同的电源/地平面为参考。
- 通常，将千兆位以太网的四个差分对连接到RJ45连接器时，至少有一对需要通过过孔连接到相对的外部层。在这种情况下，必须确保电路板另一侧（通常是第4层）上的布线经过对地阻抗较低的连续参考平面。切勿越过平面边界布线。
- 为获得最佳抗扰度，布线时尽可能使每个差分对互相远离。
- 端接应始终使用与差分布线相同的参考平面。
- 应先对差分对进行布线。确定布线后再添加端接。只需将端接“放在”差分布线上即可。
- 以太网前端的所有电阻端接应具有1.0%容差值。
- 以太网前端的所有电容端接都应具有严格的容差和高质量的电介质。
- 为了实现最佳分离效果，可以通过在差分对之间插入地平面孤岛来进行实验。应使该地平面与任何走线的间距保持为电解质距离（PCB内铜层的间距）的3至5倍。
- 如果存在端口串扰问题，则可以使用上文所述的相同分离技术来分离不同的以太网端口。可以在以太网通道之间插入地平面。应使该地平面与任何走线的间距保持为电解质距离的3至5倍。

图4： 芯片到磁件差分对布线示例

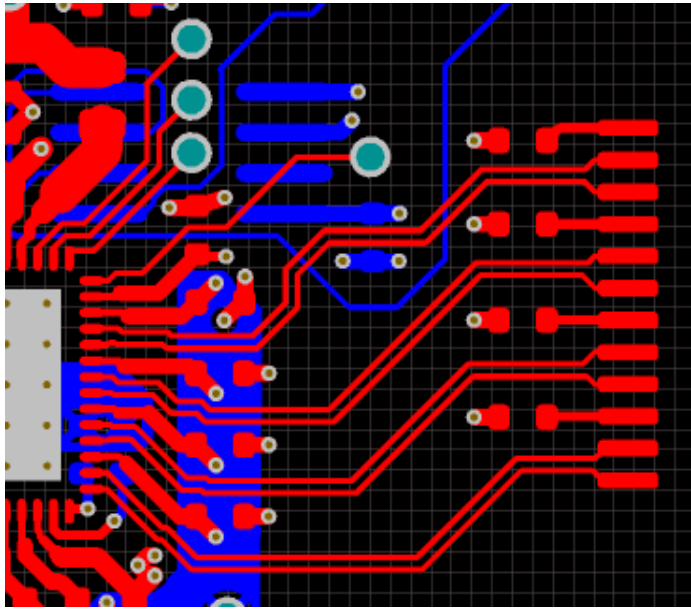
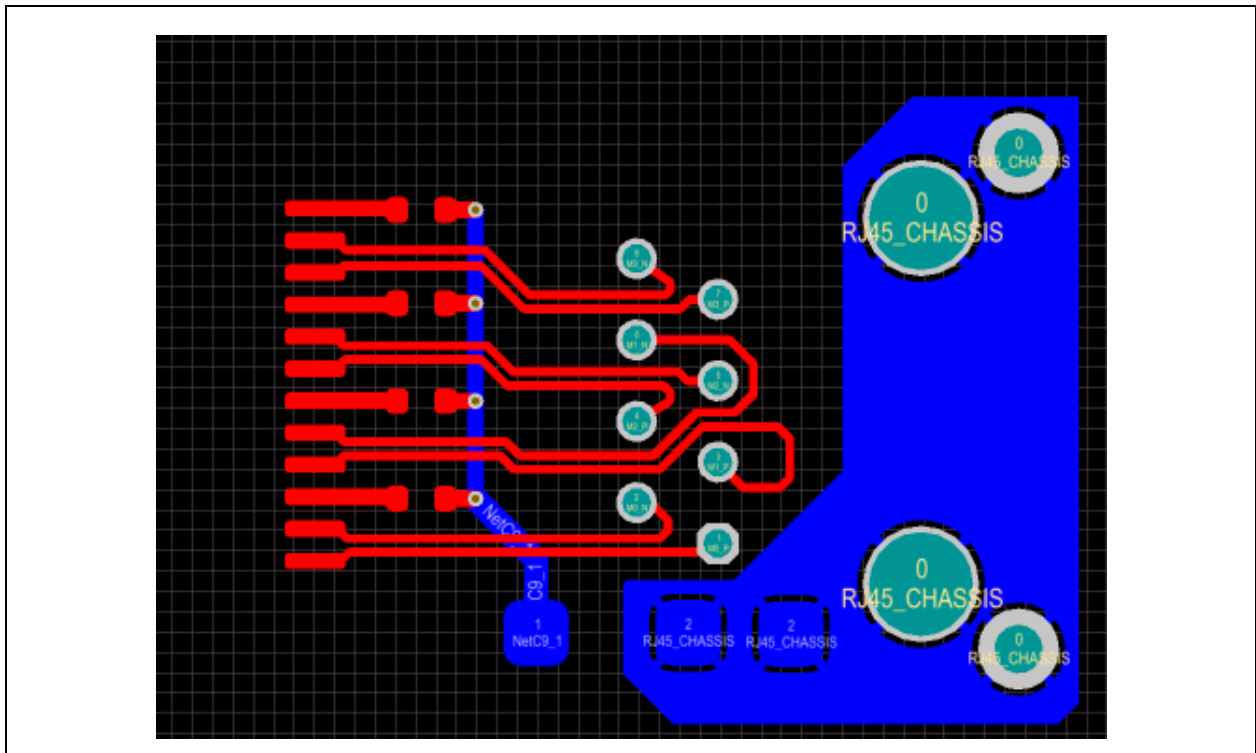


图5: 磁件到RJ45差分对布线示例



RJ45连接器

磁件能够隔离本地电路和以太网信号连接的其他设备。IEEE 隔离测试在隔离侧施加压力，以测试隔离的介电强度。隔离绕组的中心抽头有一个“Bob Smith”端接，通过75Ω电阻和1000 pF电容连接到机架地。端接电容应具有3 kV的电压容差。

要通过EMI兼容性测试，可参考以下实用建议：

- 建议将RJ45连接器的金属屏蔽层连接到机架地以减少EMI发射。
- 为了进一步减少EMI问题，可以在适当平面之间放置带状线来代替外层的微带线。请注意，将带状线直接放在彼此的顶部可能会导致通道之间出现电容耦合。不过，对于差分对，这种耦合可能是有益的。
- 最好不要使电路地平面与形成耦合的机架地重叠，而应使机架地成为一个隔离孤岛，并在机架地和电路地之间留出空隙。在机架地和电路地空隙上放置两到三个1206焊盘。这样就能通过实验选择合适的感性、容性或阻性元件，以通过EMI发射测试。1206焊盘的位置应尽可能靠近电路板上的电源入口，以使两个地之间的电流远离任何敏感电路。
- 为了最大程度提高ESD性能，设计人员应考虑选择不带LED的RJ45模块。这将简化布线并允许以太网前端中具有更大的间隔，以改善ESD/敏感性性能。
- 此外，还可通过使用表面贴装触点RJ45连接器来提高ESD性能。这可以简化布线并允许以太网前端中具有更大的间隔，以改善ESD敏感性性能。
- 分立和嵌入式RJ45和磁件模块的元件放置：
 - 以太网器件与磁件之间的距离应小于1英寸。如果无法实现，则最大值不得超过3英寸。
 - 磁件与RJ45之间的距离应小于1英寸。
 - 从以太网器件到RJ-45连接器测得的差分对的总长度应小于4英寸。

磁件

- 以太网的磁件可以是集成的，也可以是分立的。建议使用分立模块以更好地控制EMI。
- 磁件模块对IEEE和电磁发射的总体合规性具有关键影响。有时，即使元件符合基本规范，也可能导致系统无法通过需要与其他元件进行交互的IEEE测试。新的磁件模块应经过仔细验证，以避免出现此问题。
 - 用于1000BASE-T以太网的磁件模块与为10/100 Mbps设计的模块相似，但前者有四个差分信号对而不是两个。使用以下准则来验证特定的电气规范：
 - 验证100/1000BASE-TX在2 MHz至40 MHz之间的额定返回损耗是否为19 dB或更大值。
 - 验证100BASE-TX在80 MHz时的额定返回损耗是否为12 dB或更大值（规范要求大于或等于10 dB）。
 - 验证1000BASE-TX在100 MHz时的额定返回损耗是否为10 dB或更大值（规范要求大于或等于8 dB）。
 - 验证100BASE-TX在100 kHz至80 MHz之间的插入损耗是否小于1.0 dB。
 - 验证1000BASE-T在100 kHz至100 MHz之间的插入损耗是否小于1.4 dB。
 - 验证相邻通道之间的串扰隔离是否至少为30 dB（通过150 MHz）。
 - 验证高压隔离是否为15000 Vrms。（不适用于分立磁件）。
 - 直流偏置为8 mA时，发送器OCL应大于或等于350 μ H。
- 为了最大程度地提高ESD性能，设计人员应考虑选择分立变压器，而不是集成磁件/RJ45模块。这可以简化布线并允许以太网前端中具有更大的间隔，以改善ESD/敏感性性能。
- 使用分立磁件时，务必使用端接：四个75 Ω 端接用于线缆侧中心抽头，未使用的引脚连接到EFT（电快速瞬变）电容。
- 使用连接到地平面的EFT电容以及75 Ω 端接。建议值为1500 pF/2 KV或1000 pF/3 KV。电容与走线和元件的间距至少应保持50 mil。
- 实现地分割以进行高压安装（不需要集成磁件）。通常，在PCB上磁件到RJ45连接器的中间区域清除所有平面。TRxP/TRxN对应是这一清除区域中仅有的走线，从而形成LAN应用所需的高压势垒的一部分。
- 阻抗不连续会导致意外的信号反射。最大程度减少过孔（信号通孔）和其他不规则传输线的数量。如果必须使用过孔，合理的做法是每段差分走线经过两个过孔。

ETHRBIAS/ISET

ETHRBIAS/ISET电阻设置内部参考电流源。因此，ETHRBIAS/ISET引脚是一个高阻抗节点，在ETHRBIAS/ISET走线上产生的任何噪声都会直接影响内部参考电流，从而对眼图质量造成负面影响。ETHRBIAS/ISET电阻应放置在靠近ETHRBIAS/ISET引脚的位置，并且接地回路应尽可能短且直接连接地平面。电阻走线应非常短，并与附近的走线隔离。

EMI注意事项

PCB EMI设计指南

- 在原理图和PCB设计周期中都必须考虑如何实现EMC设计。
- 最好从产生EMC的根源解决EMC问题。

标识关键电路

- 发射——时钟、总线和其他重复电路。
 - 如果使用晶振，则确保热引线尽可能短且匹配。
 - 向时钟振荡器添加较小的阻尼电阻或铁氧体。
 - 控制时钟布线。

- 当心有噪声的振荡器模块。
- 如有可能，应避免使用振荡器。振荡器会增加EMI、功耗和抖动。
- 如有可能，应使用晶振。
- 抗扰度——复位、中断和关键控制线。
 - 向电路输入端添加高频滤波器。
 - 控制走线布线。
 - 不要使高速信号走线穿过任何平面分割处。

谨慎选择需要考虑EMI的器件

- 越慢越好——上升时间和时钟。
- 对于信号和电源，使用高速CMOS时需要小心。

电路板设计

- 多层板在发射和抗扰度方面的性能要出色得多。
- 不要在电源和地平面中嵌入走线。

密切注意电源去耦

- 用高频电容为每个器件去耦。
- 使用高频电容旁路电路板的每个电源输入。
- 电容引线应尽可能短。
- 为了在超高速设计中改善噪声和EMI，可以组合使用0.1 μF 、0.01 μF 和容值更低的电容。

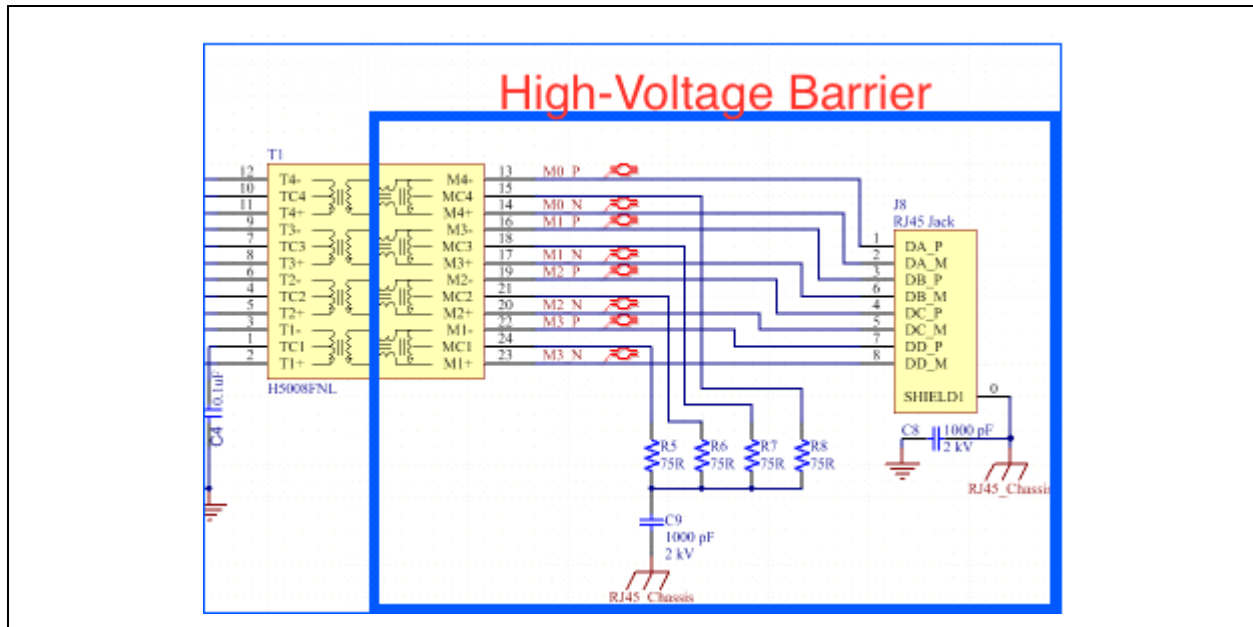
I/O电路注意事项

- 信号、电源和地是通过I/O的三个EMI路径。
- 向所有I/O线路添加高频滤波器，即使是慢速线路也是如此。
- 正确实现I/O平面的隔离。

ESD注意事项

- RJ45连接器必须具有金属屏蔽层，以确保最高的ESD性能。
- RJ45连接器的金属屏蔽层必须直接连接到系统机架地平面的两个点。
- 必须在磁件到RJ45连接器的中间区域清除所有电源平面和非以太网走线。间隔至少应保持0.250英寸。
- N/S和E/W磁件的固定方式不同；因此，磁件的选择和位置对于ESD性能至关重要。
- 正确布局高压势垒。
- 选择带有机架接地片的特定RJ45连接器，并将它安装在远离8引脚连接的位置，这已被证实是ESD的最佳配置。
- RJ45连接器相对于其他连接器和整个PCB的位置对于整体ESD性能非常重要。
- 确保与高压势垒区域相关和位于其中的所有电路仅以机架地为参考。高压势垒区域中的LED、电容和反并联二极管如果以数字地为参考，会对高压势垒带来不利影响（见图6）。

图6： 高压势垒——延伸到磁件的中间位置



- 电源电压线应与其返回线紧密缠绕在一起。
- PCB的所有电源入口都必须正确旁路，尽可能靠近PCB上的电源连接器。
- 接地连接应远离敏感电路。这种策略将迫使ESD流远离敏感电路，并将其引向地。
- 整个设计中的所有信号走线均应保持最短。考虑向长度超过12英寸的信号线添加数字地“保护走线”。
- 如果允许ESD进入数字地平面，则可能导致数字接地层发生“接地反弹”。这可能导致意外的系统行为和/或系统故障。应尽一切努力确保不允许任何ESD源进入PCB上的任何数字地或电源平面。

常见布线问题疑难解答

- **差分对内的两条走线不对称。**
不对称会产生共模噪声并使波形失真。两条走线应经过相同的元件和/或过孔，并且与以太网芯片保持相同距离。
- **差分对内的两条走线的长度不相等。**
不相等会产生共模噪声，这将使发送或接收波形失真。
- **以太网芯片和磁件之间的距离过长。**
FR4玻璃纤维环氧树脂基板的走线过长会使模拟信号发生衰减。此外，如果走线长度超出4英寸标准，就会加剧阻抗不匹配的情况。
- **在靠近其中一根差分走线的平行位置布置其他走线。**
接收通道上的串扰会导致长线缆误码率（Bit Error Rate, BER）性能下降。发送通道上的串扰会导致过多的EMI发射，并可能导致长线缆上的发送BER性能变差。其他信号应与差分走线至少保持0.3英寸的距离。
- **一对差分走线的布线位置过于靠近另一对差分走线。**
离开以太网芯片后，走线对应与其他走线对保持0.3英寸或更大的距离。走线进入或离开磁件、RJ-45连接器和以太网芯片的邻近区域时除外。
- **使用低品质磁件模块。**
- **差分走线阻抗不正确。**
如果差分阻抗与目标值稍有差距，则采用短走线可减少问题的发生。

附录 A: 应用笔记版本历史

表 A-1: 版本历史

版本与日期	节/图/条目	修正
DS00002054A (02-16-16)	全部	初始版本

请注意以下有关 Microchip 器件代码保护功能的要点：

- Microchip 的产品均达到 Microchip 数据手册中所述的技术指标。
- Microchip 确信：在正常使用的情况下，Microchip 系列产品是当今市场上同类产品中最安全的产品之一。
- 目前，仍存在着恶意、甚至是非法破坏代码保护功能的行为。就我们所知，所有这些行为都不是以 Microchip 数据手册中规定的操作规范来使用 Microchip 产品的。这样做的人极可能侵犯了知识产权。
- Microchip 愿与那些注重代码完整性的客户合作。
- Microchip 或任何其他半导体厂商均无法保证其代码的安全性。代码保护并不意味着我们保证产品是“牢不可破”的。

代码保护功能处于持续发展中。Microchip 承诺将不断改进产品的代码保护功能。任何试图破坏 Microchip 代码保护功能的行为均可视为违反了《数字千年版权法案 (Digital Millennium Copyright Act)》。如果这种行为导致他人在未经授权的情况下，能访问您的软件或其他受版权保护的成果，您有权依据该法案提起诉讼，从而制止这种行为。

提供本文档的中文版本仅为了便于理解。请勿忽视文档中包含的英文部分，因为其中提供了有关 Microchip 产品性能和使用情况的有用信息。Microchip Technology Inc. 及其分公司和相关公司、各级主管与员工及事务代理机构对译文中可能存在的任何差错不承担任何责任。建议参考 Microchip Technology Inc. 的英文原版文档。

本出版物中所述的器件应用信息及其他类似内容仅为您提供便利，它们可能由更新之信息所替代。确保应用符合技术规范，是您自身应负的责任。Microchip 对这些信息不作任何明示或暗示、书面或口头、法定或其他形式的声明或担保，包括但不限于针对其使用情况、质量、性能、适销性或特定用途的适用性的声明或担保。Microchip 对因这些信息及使用这些信息而引起的后果不承担任何责任。如果将 Microchip 器件用于生命维持和 / 或生命安全应用，一切风险由买方自负。买方同意在由此引发任何一切伤害、索赔、诉讼或费用时，会维护和保障 Microchip 免于承担法律责任，并加以赔偿。除非另外声明，在 Microchip 知识产权保护下，不得暗或以其他方式转让任何许可证。

有关 Microchip 质量管理体系的更多信息，请访问 www.microchip.com/quality。

商标

Microchip 的名称和徽标组合、Microchip 徽标、Adaptec、AnyRate、AVR、AVR 徽标、AVR Freaks、BesTime、BitCloud、chipKIT、chipKIT 徽标、CryptoMemory、CryptoRF、dsPIC、FlashFlex、flexPWR、HELDO、IGLOO、JukeBlox、KeeLoq、Kleer、LANCheck、LinkMD、maXStylus、maXTouch、MediaLB、megaAVR、Microsemi、Microsemi 徽标、MOST、MOST 徽标、MPLAB、OptoLyzer、PacTime、PIC、picoPower、PICSTART、PIC32 徽标、PolarFire、Prochip Designer、QTouch、SAM-BA、SenGenuity、SpyNIC、SST、SST 徽标、SuperFlash、Symmetricom、SyncServer、Tachyon、TempTrackr、TimeSource、tinyAVR、UNI/O、Vectron 及 XMEGA 均为 Microchip Technology Incorporated 在美国和其他国家或地区的注册商标。

APT、ClockWorks、The Embedded Control Solutions Company、EtherSynch、FlashTec、Hyper Speed Control、HyperLight Load、IntelliMOS、Liberio、motorBench、mTouch、Powermite 3、Precision Edge、ProASIC、ProASIC Plus、ProASIC Plus 徽标、Quiet-Wire、SmartFusion、SyncWorld、Temux、TimeCesium、TimeHub、TimePictra、TimeProvider、Vite、WinPath 和 ZL 均为 Microchip Technology Incorporated 在美国的注册商标。

Adjacent Key Suppression、AKS、Analog-for-the-Digital Age、Any Capacitor、AnyIn、AnyOut、BlueSky、BodyCom、CodeGuard、CryptoAuthentication、CryptoAutomotive、CryptoCompanion、CryptoController、dsPICDEM、dsPICDEM.net、Dynamic Average Matching、DAM、ECAN、EtherGREEN、In-Circuit Serial Programming、ICSP、INICnet、Inter-Chip Connectivity、JitterBlocker、KleerNet、KleerNet 徽标、memBrain、Mindi、MiWi、MPASM、MPF、MPLAB Certified 徽标、MPLIB、MPLINK、MultiTRAK、NetDetach、Omniscient Code Generation、PICDEM、PICDEM.net、PICkit、PICTail、PowerSmart、PureSilicon、QMatrix、REAL ICE、Ripple Blocker、SAM-ICE、Serial Quad I/O、SMART-I.S.、SQI、SuperSwitcher、SuperSwitcher II、Total Endurance、TSHARC、USBCheck、VariSense、ViewSpan、WiperLock、Wireless DNA 和 ZENA 均为 Microchip Technology Incorporated 在美国和其他国家或地区的商标。

SQTP 为 Microchip Technology Incorporated 在美国的服务标记。

Adaptec 徽标、Frequency on Demand、Silicon Storage Technology 和 Symmcom 均为 Microchip Technology Inc. 在除美国外的国家或地区的注册商标。

GestIC 为 Microchip Technology Inc. 的子公司 Microchip Technology Germany II GmbH & Co. KG 在除美国外的国家或地区的注册商标。

在此提及的所有其他商标均为各持有公司所有。

© 2020, Microchip Technology Incorporated 版权所有。

ISBN: 978-1-5224-5894-4

全球销售及及服务网点

美洲

公司总部 **Corporate Office**
2355 West Chandler Blvd.
Chandler, AZ 85224-6199
Tel: 1-480-792-7200
Fax: 1-480-792-7277

技术支持:
<http://www.microchip.com/support>

网址: www.microchip.com

亚特兰大 Atlanta
Duluth, GA

Tel: 1-678-957-9614
Fax: 1-678-957-1455

奥斯汀 Austin, TX
Tel: 1-512-257-3370

波士顿 Boston
Westborough, MA
Tel: 1-774-760-0087
Fax: 1-774-760-0088

芝加哥 Chicago
Itasca, IL
Tel: 1-630-285-0071
Fax: 1-630-285-0075

达拉斯 Dallas
Addison, TX
Tel: 1-972-818-7423
Fax: 1-972-818-2924

底特律 Detroit
Novi, MI
Tel: 1-248-848-4000

休斯敦 Houston, TX
Tel: 1-281-894-5983

印第安纳波利斯 Indianapolis
Noblesville, IN
Tel: 1-317-773-8323
Fax: 1-317-773-5453
Tel: 1-317-536-2380

洛杉矶 Los Angeles
Mission Viejo, CA
Tel: 1-949-462-9523
Fax: 1-949-462-9608
Tel: 1-951-273-7800

罗利 Raleigh, NC
Tel: 1-919-844-7510

纽约 New York, NY
Tel: 1-631-435-6000

圣何塞 San Jose, CA
Tel: 1-408-735-9110
Tel: 1-408-436-4270

加拿大多伦多 Toronto
Tel: 1-905-695-1980
Fax: 1-905-695-2078

亚太地区

中国 - 北京
Tel: 86-10-8569-7000

中国 - 成都
Tel: 86-28-8665-5511

中国 - 重庆
Tel: 86-23-8980-9588

中国 - 东莞
Tel: 86-769-8702-9880

中国 - 广州
Tel: 86-20-8755-8029

中国 - 杭州
Tel: 86-571-8792-8115

中国 - 南京
Tel: 86-25-8473-2460

中国 - 青岛
Tel: 86-532-8502-7355

中国 - 上海
Tel: 86-21-3326-8000

中国 - 沈阳
Tel: 86-24-2334-2829

中国 - 深圳
Tel: 86-755-8864-2200

中国 - 苏州
Tel: 86-186-6233-1526

中国 - 武汉
Tel: 86-27-5980-5300

中国 - 西安
Tel: 86-29-8833-7252

中国 - 厦门
Tel: 86-592-238-8138

中国 - 香港特别行政区
Tel: 852-2943-5100

中国 - 珠海
Tel: 86-756-321-0040

台湾地区 - 高雄
Tel: 886-7-213-7830

台湾地区 - 台北
Tel: 886-2-2508-8600

台湾地区 - 新竹
Tel: 886-3-577-8366

亚太地区

澳大利亚 Australia - Sydney
Tel: 61-2-9868-6733

印度 India - Bangalore
Tel: 91-80-3090-4444

印度 India - New Delhi
Tel: 91-11-4160-8631

印度 India - Pune
Tel: 91-20-4121-0141

日本 Japan - Osaka
Tel: 81-6-6152-7160

日本 Japan - Tokyo
Tel: 81-3-6880-3770

韩国 Korea - Daegu
Tel: 82-53-744-4301

韩国 Korea - Seoul
Tel: 82-2-554-7200

马来西亚 Malaysia - Kuala Lumpur
Tel: 60-3-7651-7906

马来西亚 Malaysia - Penang
Tel: 60-4-227-8870

菲律宾 Philippines - Manila
Tel: 63-2-634-9065

新加坡 Singapore
Tel: 65-6334-8870

泰国 Thailand - Bangkok
Tel: 66-2-694-1351

越南 Vietnam - Ho Chi Minh
Tel: 84-28-5448-2100

欧洲

奥地利 Austria - Wels
Tel: 43-7242-2244-39
Fax: 43-7242-2244-393

丹麦 Denmark - Copenhagen
Tel: 45-4485-5910
Fax: 45-4485-2829

芬兰 Finland - Espoo
Tel: 358-9-4520-820

法国 France - Paris
Tel: 33-1-69-53-63-20
Fax: 33-1-69-30-90-79

德国 Germany - Garching
Tel: 49-8931-9700

德国 Germany - Haan
Tel: 49-2129-3766400

德国 Germany - Heilbronn
Tel: 49-7131-72400

德国 Germany - Karlsruhe
Tel: 49-721-625370

德国 Germany - Munich
Tel: 49-89-627-144-0
Fax: 49-89-627-144-44

德国 Germany - Rosenheim
Tel: 49-8031-354-560

以色列 Israel - Ra'anana
Tel: 972-9-744-7705

意大利 Italy - Milan
Tel: 39-0331-742611
Fax: 39-0331-466781

意大利 Italy - Padova
Tel: 39-049-7625286

荷兰 Netherlands - Drunen
Tel: 31-416-690399
Fax: 31-416-690340

挪威 Norway - Trondheim
Tel: 47-7288-4388

波兰 Poland - Warsaw
Tel: 48-22-3325737

罗马尼亚 Romania - Bucharest
Tel: 40-21-407-87-50

西班牙 Spain - Madrid
Tel: 34-91-708-08-90
Fax: 34-91-708-08-91

瑞典 Sweden - Gothenberg
Tel: 46-31-704-60-40

瑞典 Sweden - Stockholm
Tel: 46-8-5090-4654

英国 UK - Wokingham
Tel: 44-118-921-5800
Fax: 44-118-921-5820